

ΣΧΕΔΙΑΣΗ ΚΑΙ ΚΑΤΑΣΚΕΥΗ ΗΛΕΚΤΡΟΝΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Δρ. Δ. Λαμπάκης
(9^η σειρά διαφανειών)

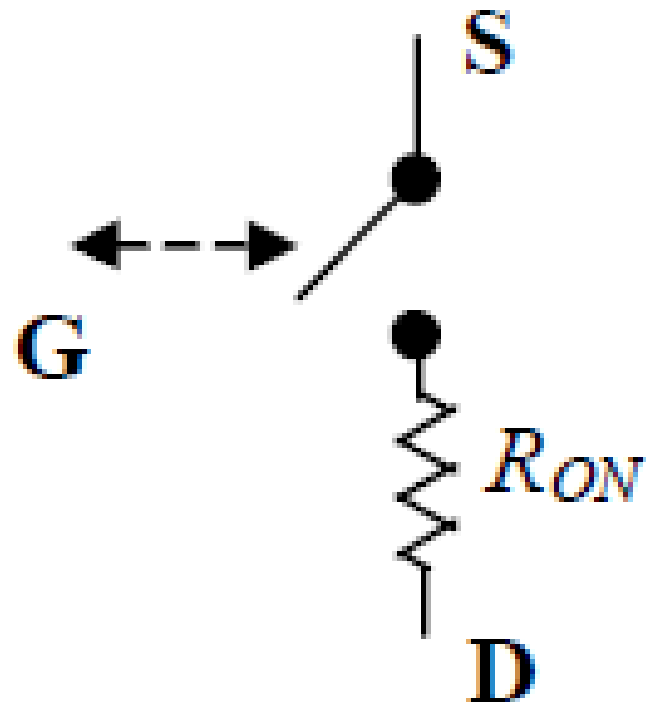
Διεργασίες Μικροηλεκτρονικής Τεχνολογίας,
Οξείδωση, Διάχυση, Φωτολιθογραφία,
Επιμετάλλωση, Εμφύτευση, Περιγραφή CMOS
τεχνολογίας, κανόνες φυσικού σχεδιασμού
(layout), Ποιότητα και αξιοπιστία
ολοκληρωμένων κυκλωμάτων, Σχεδίαση
απλών λογικών πυλών, CMOS λογική δομή,
Στρατηγικές χρονισμού, Γλώσσες Περιγραφής
HDL, Προσομοίωση κυκλωμάτων.

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET ως διακόπτης

Κατά την ανάλυση των ψηφιακών κυκλωμάτων CMOS το τρανζίστορ MOSFET μπορεί να θεωρηθεί ως ένας διακόπτης (βλ. σχήμα).

Η ανάλυση αυτή φαίνεται υπεραπλουστευμένη, όμως προσεγγίζει ικανοποιητικά τη συμπεριφορά του τρανζίστορ, διότι οι δύο λογικές στάθμες ("0" και "1") βρίσκονται στα δύο άκρα του εύρους τροφοδοσίας (V_{DD} και GND).



Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET ως διακόπτης

Ένα τρανζίστορ NMOS βρίσκεται στην αποκοπή όταν στην πύλη του έχει χαμηλή λογική στάθμη, ενώ βρίσκεται στην περιοχή αντίστασης όταν στην πύλη του εφαρμόζεται υψηλή στάθμη (το αντίστροφο ισχύει για το PMOS).

Η **ισοδύναμη** αντίσταση του τρανζίστορ στην περιοχή αυτή συμβολίζεται με R_{ON} και η τιμή της μεταβάλλεται δυναμικά ανάλογα με την τάση V_{DS} .

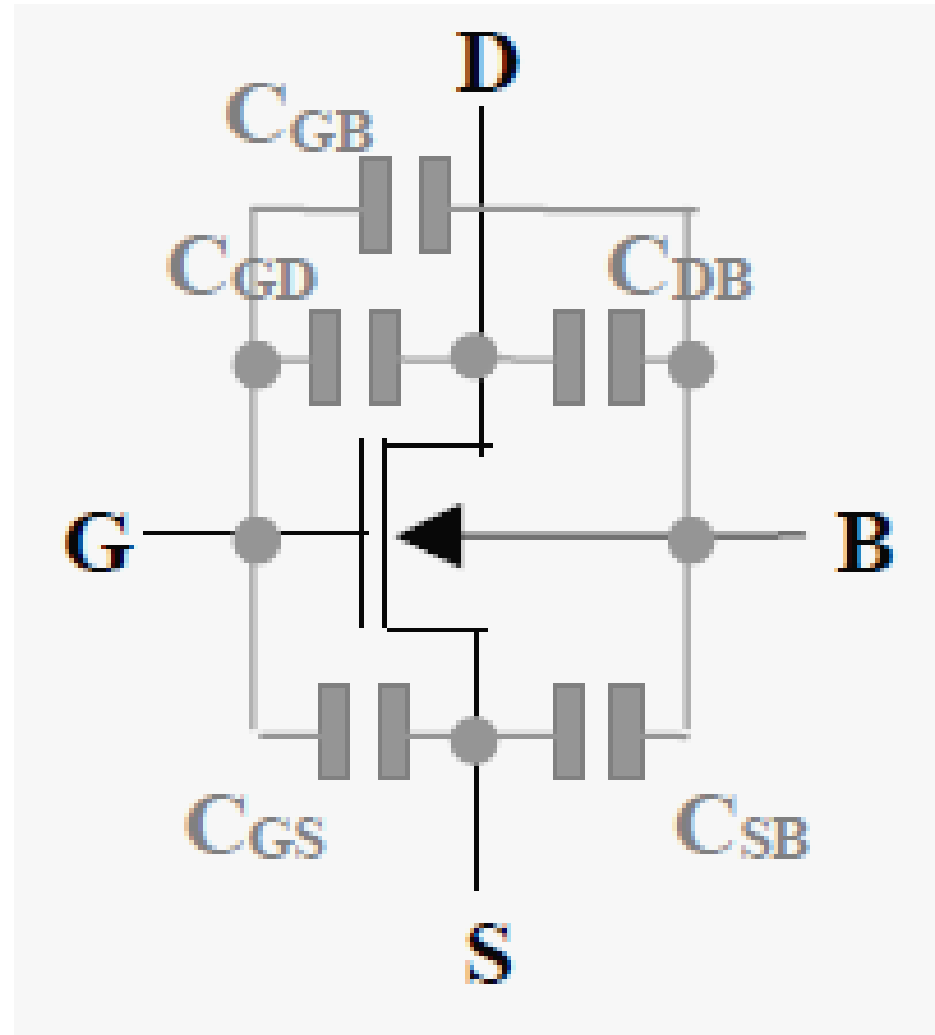
Η R_{ON} δίνεται συνήθως ως μέση τιμή και για τα τυπικά τρανζίστορ ενός λογικού κυκλώματος (όχι για τρανζίστορ εξόδου με αυξημένη δυνατότητα παροχής ρεύματος) είναι της τάξης του $K\Omega$.

Κατά τη μετάβαση από τη μία λογική κατάσταση στην άλλη, τα τρανζίστορ κυκλώματος βρίσκονται στιγμιαία στην περιοχή κορεσμού, όπου μία μικρή αλλαγή της τάσης της πύλης V_{GS} προκαλεί μεγάλη αλλαγή στο ρεύμα I_{DS} , βοηθώντας το λογικό κύκλωμα να αλλάξει γρήγορα κατάσταση.

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET ως διακόπτης

Η ταχύτητα λειτουργίας του MOSFET ως “διακόπτη” καθορίζεται από τις παρασιτικές χωρητικότητες, οι οποίες σχηματίζονται μεταξύ των διαφόρων τμημάτων του (βλ. διπλ. σχήμα). Οι χωρητικότητες αυτές προκαλούν ροή ρεύματος κατά τη φόρτιση και εκφόρτισή τους και καθορίζουν την καθυστέρηση διάδοσης των λογικών σημάτων.



Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET ως διακόπτης

Η σημαντικότερη παρασιτική χωρητικότητα είναι αυτή που σχηματίζεται μεταξύ της πύλης και των υπόλοιπων τμημάτων του τρανζίστορ, η οποία καθορίζει το φορτίο που απαιτείται για να μετακινηθεί από/πρός την πύλη για να αλλάξει κατάσταση ο “διακόπτης”.

Η χωρητικότητα της πύλης μεταβάλλεται δυναμικά ανάλογα με την περιοχή λειτουργίας του τρανζίστορ. Οι χωρητικότητες μεταξύ καταβόθρας ή πηγής και του υποστρώματος έχουν μικρότερο μέγεθος και σημασία.

Ψηφιακά Κυκλώματα CMOS

Βασικές δομές με το τρανζίστορ MOSFET

Τα τρανζίστορ MOSFET (NMOS και PMOS) χρησιμοποιούνται σε ορισμένες βασικές διατάξεις για την υλοποίηση σύνθετων λογικών συναρτήσεων.

Δύο τέτοιες σημαντικές διατάξεις είναι:

→ οι **πύλες διάδοσης** (transmission/pass gates) και

→ τα **στοιχεία ανύψωσης/καταβύθισης δυναμικού** (pullup/pulldown devices).

Ψηφιακά Κυκλώματα CMOS

Πύλη διάδοσης

Ένα τρανζίστορ MOSFET χρησιμοποιείται ως πύλη διάδοσης για να **ελέγξει** τη μετάδοση μίας λογικής στάθμης ανάμεσα στους ακροδέκτες της πηγής και της καταβόθρας ανάλογα με την τάση που εφαρμόζεται στην πύλη του τρανζίστορ.

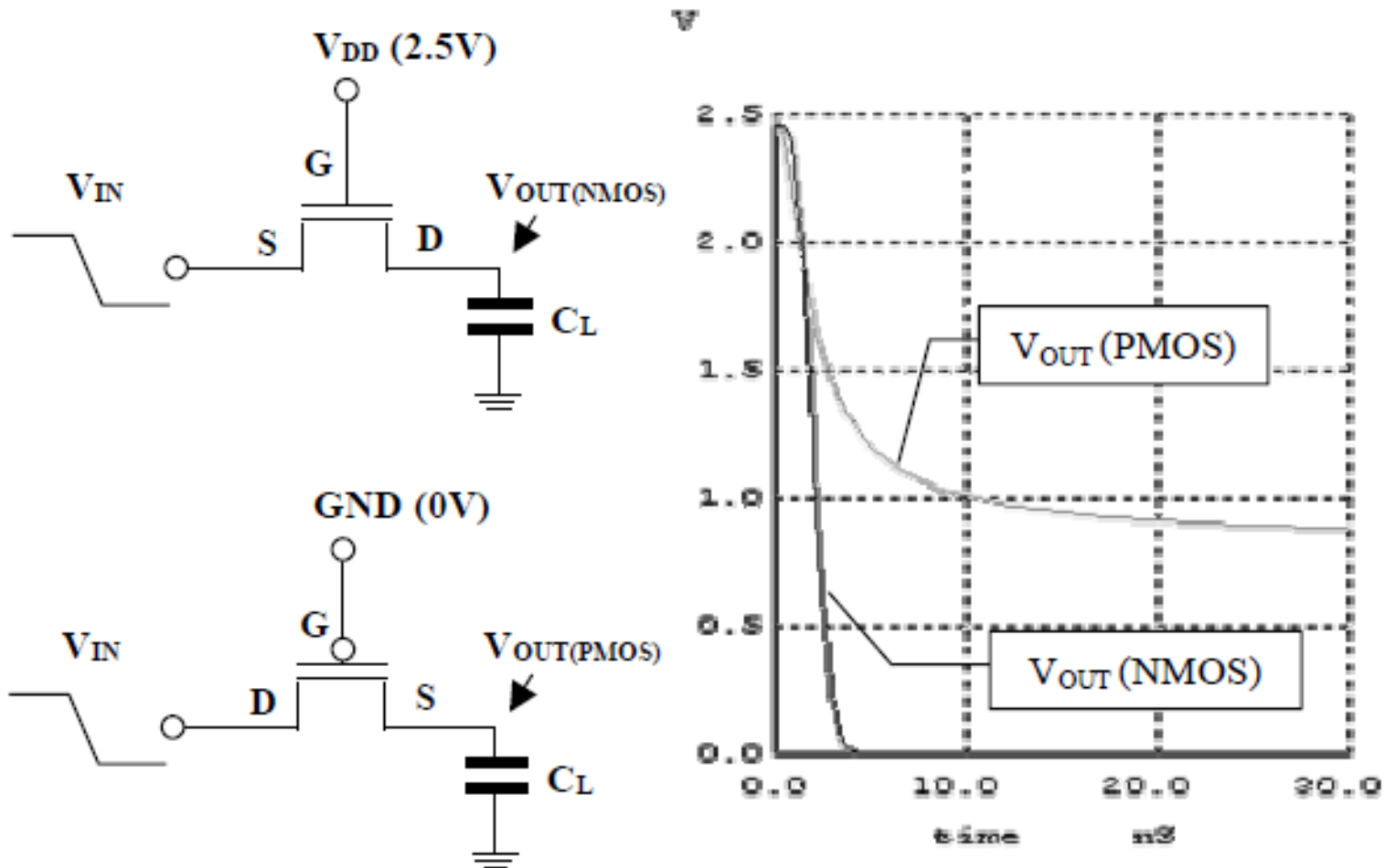
Το τρανζίστορ NMOS επιτρέπει τη διάδοση του σήματος όταν στην πύλη του εφαρμόζεται υψηλή λογική στάθμη (V_{DD}), ενώ βρίσκεται στην αποκοπή όταν η πύλη του συνδέεται στην χαμηλή στάθμη (GND). Το αντίστροφο ισχύει για το τρανζίστορ PMOS.

Τα δύο είδη τρανζίστορ **δεν** μπορούν όμως να μεταφέρουν το ίδιο αποδοτικά (χωρίς υποβάθμιση της λογικής στάθμης) την χαμηλή και την υψηλή στάθμη.

Ψηφιακά Κυκλώματα CMOS

Πύλη διάδοσης

Έστω 2 τρανζίστορ (NMOS και PMOS) κατά τη διάδοση της χαμηλής λογικής στάθμης από την είσοδό τους προς την έξοδο, η οποία είναι συνδεδεμένη σε ένα χωρητικό φορτίο C_L .



Ψηφιακά Κυκλώματα CMOS

Πύλη διάδοσης

Αρχικά η είσοδος και η έξοδος βρίσκονται σε υψηλή λογική στάθμη, ενώ στις πύλες των 2 τρανζίστορ εφαρμόζεται κατάλληλη τάση, ώστε να άγουν. Όταν η στάθμη εισόδου γίνει χαμηλή, τότε ο C_L εκφορτίζεται μέσω των τρανζίστορ και η έξοδος βαθμιαία μειώνεται.

Για το NMOS η τάση V_{GS} είναι πάντα μεγαλύτερη από το V_T και έτσι το τρανζίστορ άγει συνεχώς εκφορτίζοντας τον C_L μέχρι η έξοδος να αποκτήσει τη χαμηλή λογική στάθμη.

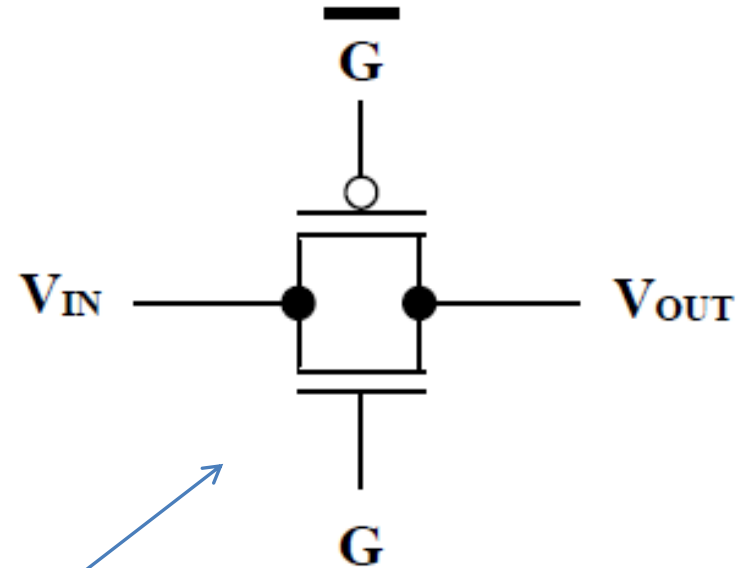
Δεν ισχύει όμως το ίδιο για το PMOS, όπου η (αρνητική) τάση V_{GS} αυξάνεται και κάποια στιγμή ξεπερνά το (αρνητικό) V_T του PMOS, οπότε το τρανζίστορ να σταματήσει να άγει πριν η έξοδος αποκτήσει την τελική χαμηλή στάθμη.

Ψηφιακά Κυκλώματα CMOS

Πύλη διάδοσης

Το αντίστροφο ισχύει για τη διάδοση την υψηλής λογικής στάθμης, όπου το τρανζίστορ NMOS αυτή τη φορά αδυνατεί να μεταδώσει την πλήρη υψηλή λογική στάθμη VDD.

Για τη πλήρη διάδοση τόσο της υψηλής, όσο και της χαμηλής στάθμης, μπορούν να συνδεθούν μαζί ένα PMOS και ένα NMOS τρανζίστορ, με τις πύλες τους να οδηγούνται από το συμπληρωματικό σήμα ελέγχου.



Σημείωση: αυτός ο συνδυασμός των συμπληρωματικών ιδιοτήτων των τρανζίστορ NMOS και PMOS είναι η **βάση** της τεχνολογίας CMOS (συμπληρωματικό-complementary MOS).

Ψηφιακά Κυκλώματα CMOS

Στοιχείο ανύψωσης-καταβύθισης δυναμικού

Το τρανζίστορ MOSFET μπορεί να χρησιμοποιηθεί ως ενεργό στοιχείο για την ανύψωση (pullup) ή καταβύθιση (pulldown) της τάσης ενός κόμβου, συνδέοντας τον κόμβο με το V_{DD} ή το GND αντίστοιχα, υπό τον έλεγχο της τάσης που εφαρμόζεται στην πύλη του τρανζίστορ.

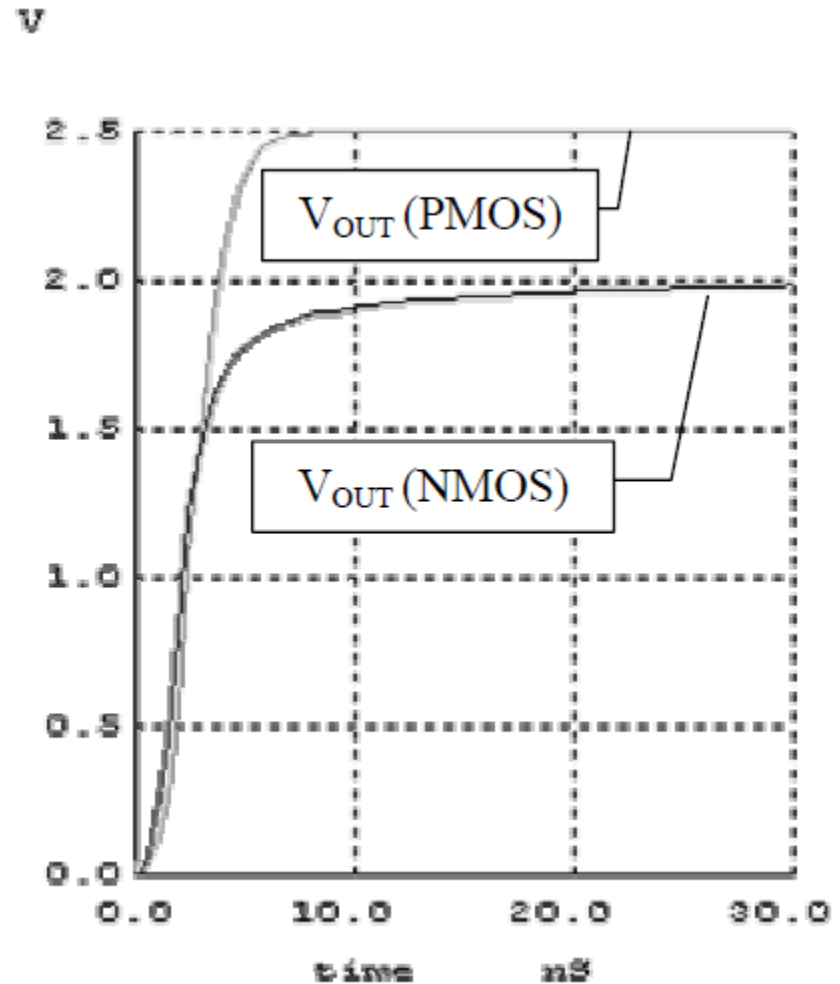
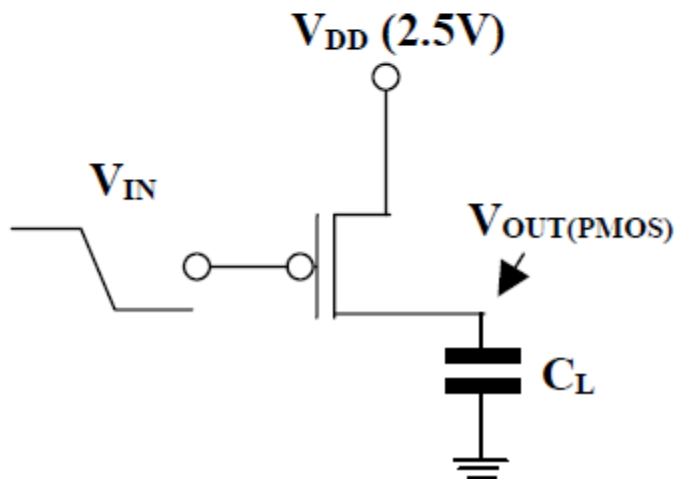
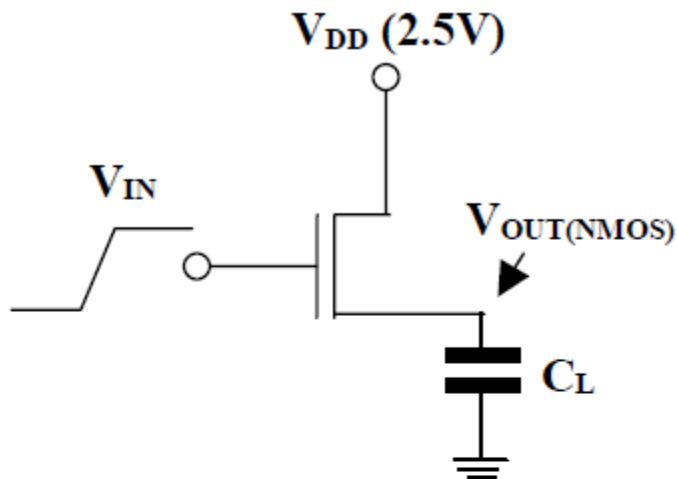
Σε αναλογία με την πύλη διάδοσης, το τρανζίστορ NMOS μπορεί να οδηγήσει έναν κόμβο σε ισχυρή χαμηλή στάθμη (GND) αλλά παράγει ασθενή υψηλή στάθμη (μικρότερη από $V_{DD}-V_T$).

Αντιστρόφως, το τρανζίστορ PMOS παράγει ισχυρή υψηλή λογική στάθμη (V_{DD}) αλλά ασθενή χαμηλή στάθμη (μεγαλύτερη από $|V_T|$).

Ψηφιακά Κυκλώματα CMOS

Στοιχείο ανύψωσης-καταβύθισης δυναμικού

Απεικόνιση της τελικής στάθμης ενός φορτίου C_L όταν οδηγείται στο V_{DD} (2.5V) από ένα NMOS και ένα PMOS τρανζίστορ.



Ψηφιακά Κυκλώματα CMOS

Στοιχείο ανύψωσης-καταβύθισης δυναμικού

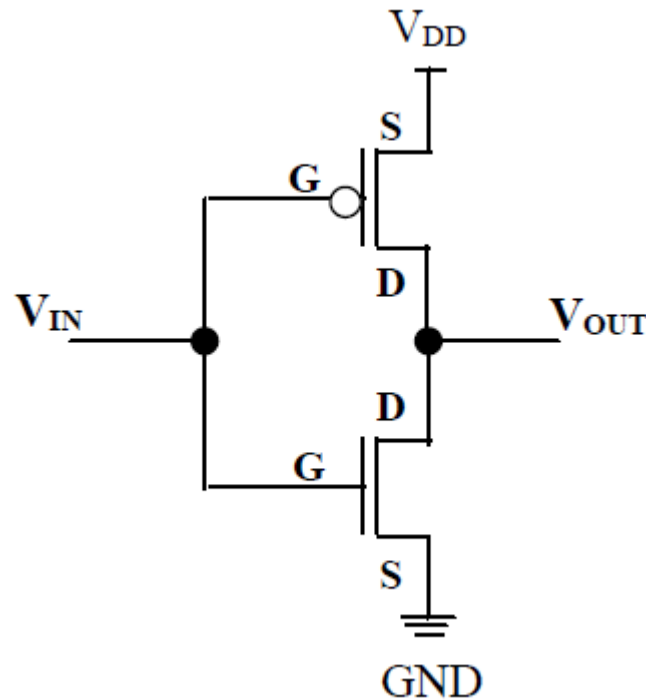
Σημείωση:

Χρησιμοποιώντας ένα τρανζίστορ NMOS για καταβύθιση (pulldown) της τάσης και ένα PMOS για την ανύψωση (pullup) αυτής, υλοποιείται ένας αντιστροφέας CMOS, ο οποίος είναι το δομικό στοιχείο της τεχνολογίας CMOS (βλ. παρακάτω).

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Απεικόνιση του αντιστροφέα CMOS, ο οποίος αποτελεί τη βάση υλοποίησης των λογικών κυκλωμάτων τεχνολογίας CMOS.



Σημείωση: Τα χαρακτηριστικά λειτουργίας του αντιστροφέα μπορούν να προσδιορίσουν τη λειτουργία όλων των σύνθετων λογικών κυκλωμάτων CMOS.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Ο αντιστροφέας αποτελείται από δύο τρανζίστορ MOSFET: ένα PMOS και ένα NMOS.

Η είσοδος V_{IN} συνδέεται στις πύλες των δύο τρανζίστορ, ενώ η έξοδος V_{OUT} είναι συνδεδεμένη στις καταβόθρες (drain) τους.

Η πηγή του NMOS συνδέεται στη γείωση (GND) και του PMOS στο V_{DD} (το υπόστρωμα, body, του PMOS συνδέεται στο V_{DD} , ενώ του NMOS στη γείωση).

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Η λειτουργία του αντιστροφέα σε γενικές γραμμές είναι η ακόλουθη:

όταν η είσοδος V_{IN} είναι σε χαμηλή λογική στάθμη (GND), το NMOS είναι σε αποκοπή, ενώ το PMOS άγει, συνδέοντας την έξοδο V_{OUT} στην υψηλή στάθμη (VDD).

Αντίστροφα, όταν η είσοδος είναι σε υψηλή στάθμη, το PMOS είναι σε αποκοπή και το NMOS άγει, συνδέοντας έτσι την έξοδο στη γείωση.

Από το παραπάνω σχήμα έχουμε:

$$\alpha) V_{GS(NMOS)} = V_{IN} \text{ και } V_{DS(NMOS)} = V_{OUT}.$$

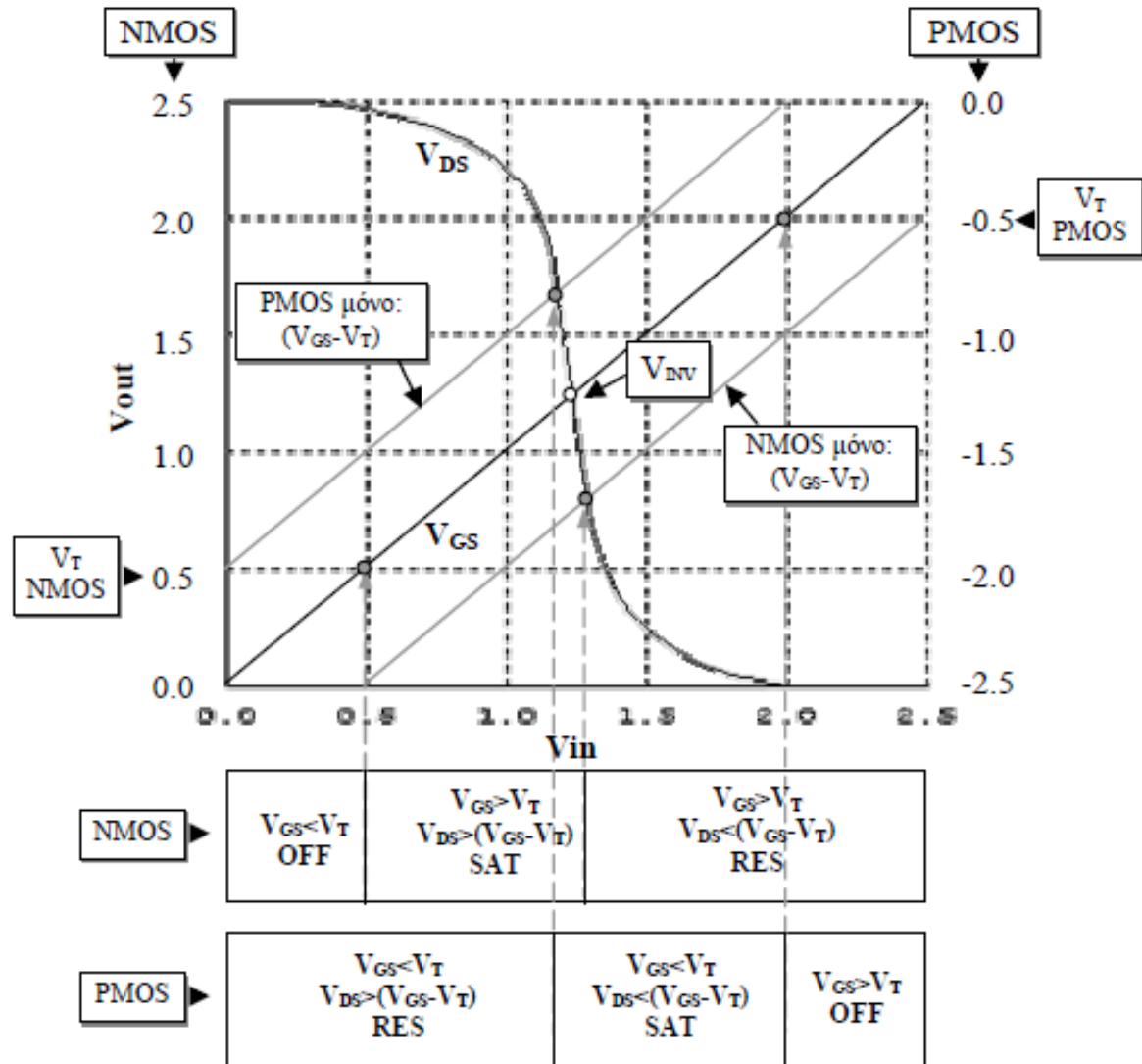
$$\beta) V_{GS(PMOS)} = V_{IN} - V_{DD} \text{ και } V_{DS(PMOS)} = V_{OUT} - V_{DD} \text{ (αρνητικές τιμές).}$$

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Απεικόνιση της χαρακτηριστικής καμπύλης μεταφοράς ($V_{OUT} = f(V_{IN})$) ενός αντιστροφέα CMOS με $V_{DD}=2.5V$, $V_T(NMOS)=0.5V$ και $V_T(PMOS)=-0.5V$.

Φαίνονται ακόμη οι τάσεις V_{GS} και V_{DS} για τα 2 τρανζίστορ (ίδιες καμπύλες σε διαφορετικές κλίμακες για το NMOS και το PMOS).



Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Αρχικά η τάση V_{IN} είναι μηδέν και το τρανζίστορ NMOS είναι σε αποκοπή, ενώ το PMOS βρίσκεται στην περιοχή αντίστασης.

Η έξοδος V_{OUT} είναι συνδεδεμένη με το V_{DD} μέσω της αντίστασης R_{ON} του PMOS.

Καθώς η τάση εισόδου υπερβαίνει την τάση κατωφλίου του NMOS, αυτό περνά στην περιοχή κορεσμού και η τάση εξόδου ως συνδυασμός των ρευμάτων των δύο τρανζίστορ αρχίζει να πέφτει.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Στη συνέχεια, και για ένα πολύ μικρό διάστημα, τα δύο τρανζίστορ βρίσκονται στον κορεσμό.

Η τάση εξόδου μεταβάλλεται απότομα προσεγγίζοντας τη χαμηλή λογική στάθμη.

Το σημείο όπου $V_{IN} = V_{OUT}$ ονομάζεται **τάση κατωφλίου του αντιστροφέα** (V_{INV}).

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Η τάση κατωφλίου V_{INV} εξαρτάται από την οδηγητική ικανότητα (παροχή ρεύματος) των δύο τρανζίστορ και δίνεται από τη σχέση:

$$V_{INV} = \frac{V_{T(NMOS)} + \sqrt{\frac{k_{PMOS}}{k_{NMOS}}} (V_{DD} + V_{T(PMOS)})}{1 + \sqrt{\frac{k_{PMOS}}{k_{NMOS}}}}$$

Σημείωση: με ισχυρότερο PMOS το V_{INV} αυξάνεται, ενώ με ισχυρότερο NMOS το V_{INV} μειώνεται.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Ο λόγος της οδηγητικής ικανότητας των τρανζίστορ καθορίζεται κατασκευαστικά από τις διαστάσεις τους (L και W).

Για να επιτευχθεί συμμετρική ικανότητα οδήγησης και V_{INV} ίσο με $V_{DD}/2$, το PMOS κατασκευάζεται 2 έως 3 φορές μεγαλύτερο από το NMOS.

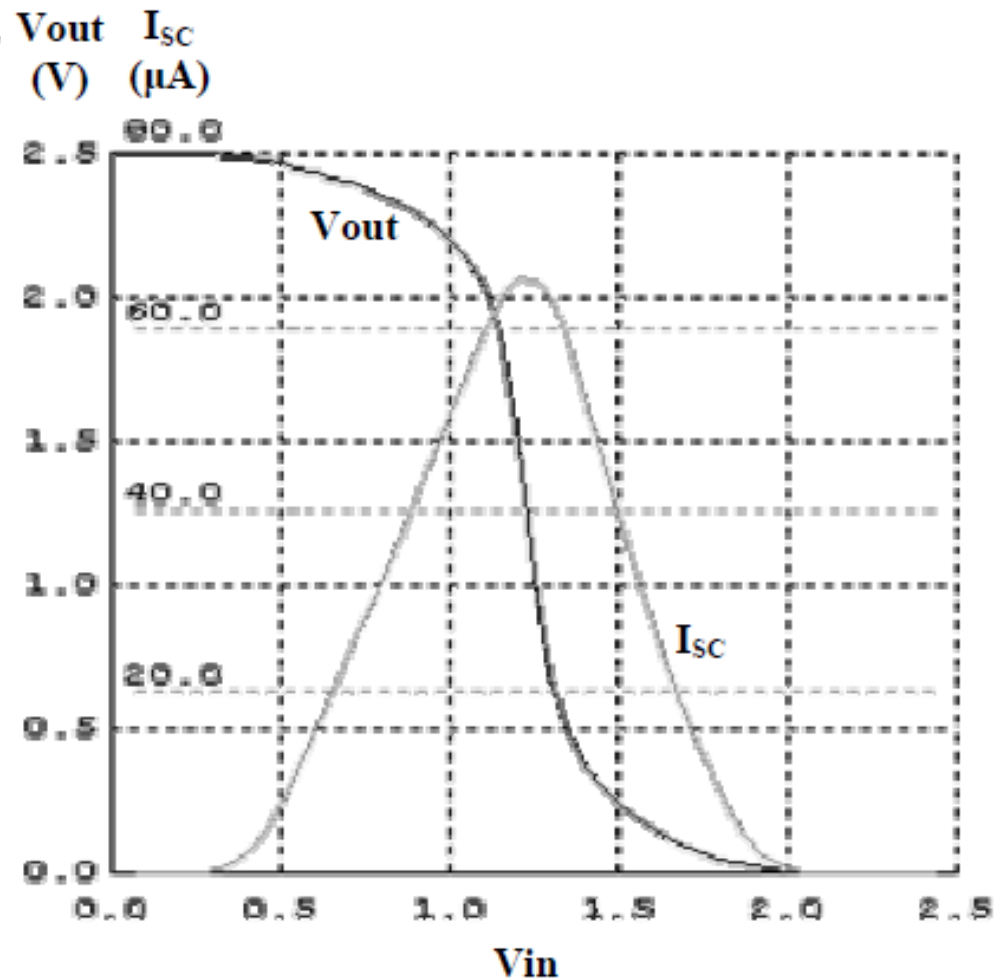
Ένας αντιστροφέας με **συμμετρικά** χαρακτηριστικά μετάβασης επιτυγχάνει **όμοιους** χρόνους μετάβασης ανάμεσα στις δύο λογικές στάθμες και διαθέτει τα μέγιστα περιθώρια θορύβου.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Ρεύμα βραχυκυκλώματος (I_{SC})

Η περιοχή όπου και τα δύο τρανζίστορ βρίσκονται στον κορεσμό είναι πολύ στενή.



Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Παρατηρήσεις:

→ Η περαιτέρω αύξηση της τάσης εισόδου οδηγεί σύντομα το NMOS στην περιοχή αντίστασης.

→ Ολοκληρώνοντας τη μετάβαση της εξόδου από την υψηλή στη χαμηλή λογική στάθμη, το PMOS περνά στην περιοχή αποκοπής, αφήνοντας την έξοδο συνδεδεμένη μέσω του NMOS στη χαμηλή λογική στάθμη.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Ένα σημαντικό χαρακτηριστικό του αντιστροφέα CMOS είναι το ρεύμα βραχυκυκλώματος I_{SC} (**short-circuit** ή **cross-over current**), το οποίο ρέει από το V_{DD} στη γείωση κατά τη στιγμή της μετάβασης από τη μία λογική κατάσταση στην άλλη (βλ. σχήμα).

Το ρεύμα I_{SC} οφείλεται στο ότι τα δύο τρανζίστορ άγουν ταυτοχρόνως για ένα μικρό χρονικό διάστημα.

Ψηφιακά Κυκλώματα CMOS

Ο αντιστροφέας CMOS

Η αιχμή του ρεύματος I_{SC} βρίσκεται στο μέσο της μετάβασης και καθορίζεται από το ρεύμα κορεσμού των δύο τρανζίστορ, συνεπώς είναι ανάλογο του μεγέθους τους.

Το ρεύμα I_{SC} είναι επίσης ανάλογο της τάσης τροφοδοσίας V_{DD} , ενώ εξαρτάται και από την ταχύτητα αλλαγής του V_{IN} σε σχέση με την ταχύτητα αλλαγής του V_{OUT} (εάν η είσοδος αλλάζει πιο γρήγορα από την έξοδο – π.χ. αν στην έξοδο είναι συνδεδεμένο ένα μεγάλο χωρητικό φορτίο – τότε ο χρόνος κατά τον οποίο τα τρανζίστορ άγουν ταυτοχρόνως είναι συντομότερος).

Βιβλιογραφία

“CAD & ΚΑΤΑΣΚΕΥΗ” Α. ΚΑΡΑΓΚΟΥΝΗΣ, Γ. ΒΕΛΝΤΕΣ, ΤΕΙ ΛΑΜΙΑΣ

**ΣΗΜΕΙΩΣΕΙΣ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ “Βασικές Έννοιες
Ψηφιακών Κυκλωμάτων” Δ.Λιούπης – Μ.Στεφανιδάκης,
Πανεπιστήμιο Πατρών**