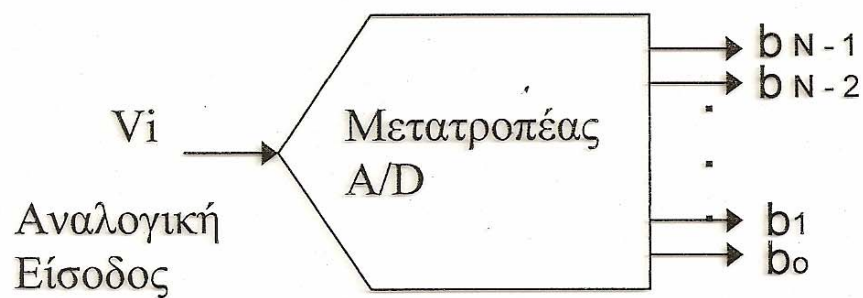


ΑΝΑΛΟΓΙΚΟΙ – ΨΗΦΙΑΚΟΙ ΜΕΤΑΤΡΟΠΕΙΣ

Αναλογικο – Ψηφιακός Μετατροπέας (AD Converter)

Ένας μετατροπέας αναλογικού σήματος σε ψηφιακό (ADC) δέχεται την αναλογική του είσοδο μία αναλογική τάση και παράγει στις ψηφιακές του εξόδους έναν δυαδικό αριθμό ανάλογο της τάσης εισόδου.



Για κάθε σταθερή τάση εισόδου V_i , έχουμε στις ψηφιακές εξόδους μετά τη μετατροπή, ένα δυαδικό αριθμό έτσι ώστε να ισχύει για το δεκαδικό του ισοδύναμο η σχέση

$$V_{in} = q \times (b_0 \times 2^0 + b_1 \times 2^1 + b_2 \times 2^2 + \dots + b_{N-1} \times 2^{N-1})$$

q : ελάχιστη μεταβολή της αναλογικής τάσης εισόδου η οποία μετατρέπεται σε μεταβολή του λιγότερο σημαντικού bit (LSB).

Ονομάζεται και **βήμα κβάντισης (quantisation step)** του μετατροπέα A/D.

Το βήμα κβάντισης q υπολογίζεται από την παραπάνω σχέση θέτοντας $b_{N-1} \dots b_2 b_1 b_0 = 1 \dots 111$

$$q = \frac{\Delta V}{2^N - 1}$$

ΔV : διαφορά μέγιστης από ελάχιστη τάση λειτουργίας του μετατροπέα

N : αριθμός των bits του μετατροπέα.

Σε ένα ADC, εκτός από την είσοδο και τις εξόδους, υπάρχει :

- (α) ψηφιακή είσοδο έναρξης της μετατροπής
(Start Of Conversion - SOC)
- (β) ψηφιακή έξοδος λήξης της μετατροπής
(End Of Conversion - EOC).

Η είσοδος SOC είναι είσοδος ελέγχου, με την ενεργοποίηση της οποίας ξεκινά η διαδικασία μετατροπής του σήματος από αναλογικό σε ψηφιακό. Συνήθως στους περισσότερους μετατροπείς A/D η ενεργοποίηση γίνεται με την εφαρμογή ενός παλμού σ' αυτή την είσοδο.

Εφαρμογή :

Σε ένα μετατροπέα A/D των τεσσάρων bits, όταν η τάση εισόδου του μεταβάλλεται κατά 0.1 V η ψηφιακή λέξη της εξόδου του μεταβάλλεται κατά ένα LSB. Ποια είναι η ψηφιακή έξοδος για αναλογική είσοδο 1.1 V; Ποια είναι η ψηφιακή έξοδος για αναλογική είσοδο 1.03 V;

⇒

Το βήμα κβάντισης του μετατροπέα A/D είναι $q=0,1$ V.

Για είσοδο 1.1 V, το πηλίκο της διαίρεσης της τάσης εισόδου δια του βήματος κβάντισης είναι

$$1.1V/0.1V=11$$

που αντιστοιχεί στον δυαδικό $b_3b_2b_1b_0=1011$, ο οποίος αποτελεί την έξοδο του A/D μετατροπέα.

Για είσοδο 1.03 V, είναι $1.03V/0.1V=10.3$.

Ο πλησιέστερος ακέραιος του 10.3 είναι ο 10 που αντιστοιχεί στον δυαδικό $b_3b_2b_1b_0=1010$.

Παράδειγμα : Έστω ότι έχουμε ένα μετατροπέα A/D των τριών bits με βήμα κβάντισης 1. Στον παρακάτω πίνακα φαίνονται οι έξοδοι του μετατροπέα A/D για κάθε αναλογική είσοδο από 0 V μέχρι 7 V

V _{in} (V)	b2	b1	b0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Κβάντιση και δειγματοληψία σήματος

Κβάντιση : το αναλογικό σήμα από συνεχές στο πεδίο του πλάτους γίνεται διακριτό, παίρνει συγκεκριμένες τιμές.

Η διαδικασία αυτή υλοποιείται από τον AD μετατροπέα.

Δειγματοληψία : το αναλογικό σήμα από συνεχές στο πεδίο του χρόνου γίνεται διακριτό, παίρνει τιμές σε συγκεκριμένες χρονικές στιγμές.

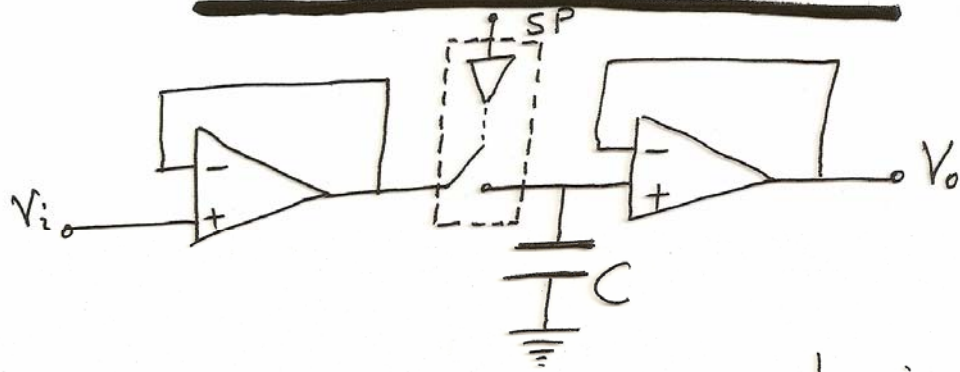
Η διαδικασία αυτή υλοποιείται από το κύκλωμα δειγματοληψίας και συγκράτησης S/H.

Τα κυκλώματα λοιπόν που χρησιμοποιούμε για να ψηφιοποιήσουμε ένα αναλογικό σήμα είναι :

- Το κύκλωμα δειγματοληψίας και συγκράτησης S/H
- Ο μετατροπέας A/D

Το συνολικό αποτέλεσμα των δύο διαδοχικών διαδικασιών της δειγματοληψίας και της κβάντισης είναι η μετατροπή του αναλογικού σήματος το οποίο είναι συνεχές στο χρόνο και στο πλάτος σε ένα σήμα το οποίο είναι διακριτό στο πλάτος και στο χρόνο.

Κύκλωμα δειγματοληψίας και συγχρονισμού



→ Ο πυκνωτής C ($\sim 10\text{nF}$) απομονώνεται με την βοήθεια δύο ΤΕ (buffers), π.χ. LF356.

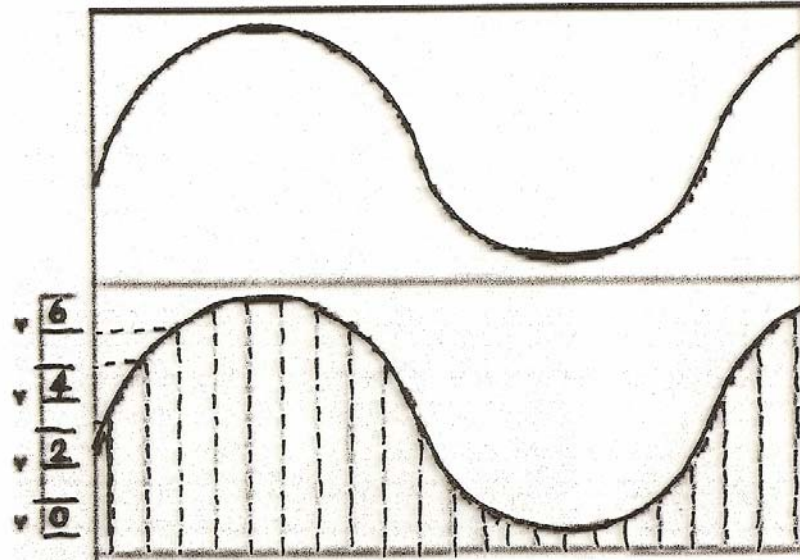
→ Η δειγματοληψία γίνεται με τη βοήθεια ενός JFET αναλογικού διακόπτη, π.χ. LF11331.

(1) → Όταν ο διακόπτης κλείνει, με την εφαρμογή παλμού (SP) δειγματοληψίας, ο C φορτίζεται στην V_i .

(2) → Όταν ο διακόπτης ανοίγει ο C διατηρεί το φορτίο του (i).

(3) → Η V_o είναι ίση με την $V_i^{(i)}$ του πυκνωτή, σε όλη την διάρκεια του κύκλου, από την στιγμή της δειγματοληψίας μέχρι την επόμενη δειγματοληψία.

Παράδειγμα : δειγματοληψία μιας αναλογικής (ημιτονοειδούς) κυματομορφής χρησιμοποιώντας μετατροπέα A/D.



Vin	3	5	6	6	7	6	6	5	3	1	1	0	1	1	3	5	6
Ψηφιακές	0	1	1	1	1	1	1	1	0	0	0	0	0	0	0	1	1
λέξεις	1	0	1	1	1	1	1	0	1	0	0	0	0	0	1	0	1
	1	1	0	0	1	0	0	1	1	1	1	0	1	1	1	1	0

Θεώρημα δειγματοληψίας Nyquist

Η δειγματοληψία με τη διπλάσια της μέγιστης συχνότητας του σήματος εισόδου αποτελεί τον ελάχιστο ρυθμό δειγματοληψίας που απαιτείται για να γίνει σωστά η μετατροπή A/D.

Χαρακτηριστικά A/D μετατροπέων

- **Διακριτική ικανότητα (resolution).** Είναι ο αριθμός των bits που χρησιμοποιεί ο μετατροπέας A/D για να αναπαραστήσει ένα αναλογικό σήμα. Όσο μεγαλύτερη είναι η διακριτική του ικανότητα, τόσο μεγαλύτερος είναι ο αριθμός των υποδιαίρεσεων της περιοχής τάσης λειτουργίας του και επομένως τόσο μικρότερο το βήμα κβάντισης.

Για παράδειγμα ένας μετατροπέας των 8 bits έχει διακριτική ικανότητα 8 bits, ο αριθμός των υποδιαίρεσεων της περιοχής τάσης λειτουργίας του είναι 256 (2^8) και το βήμα κβάντισης για περιοχή τάσης λειτουργίας 4 V είναι

$$4V/255=15 \text{ mV}$$

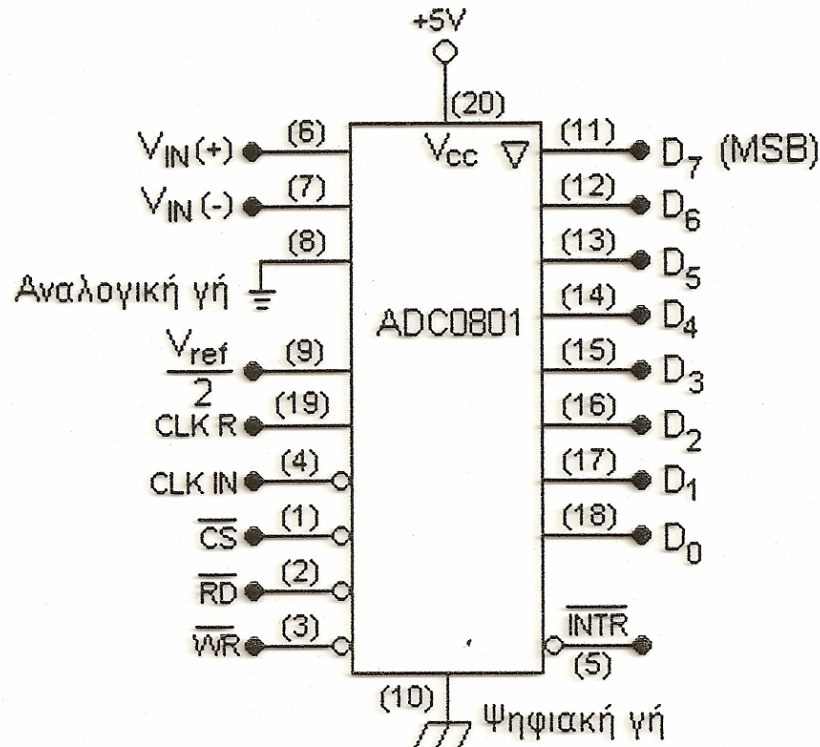
- **Ακρίβεια (accuracy).** Με τον όρο αυτό εννοούμε τη διαφορά της πραγματικής εξόδου από την ιδανική. Η ακρίβεια καθορίζεται ως ένα ποσοστό της περιοχής τάσης λειτουργίας (Full Scale Range - FSR) του μετατροπέα A/D.

Αν ένας μετατροπέας A/D έχει περιοχή τάσης λειτουργίας 10 V και ακρίβεια 0.2% της περιοχής τάσης λειτουργίας, τότε το μέγιστο σφάλμα για οποιαδήποτε είσοδο θα είναι 20 mV ($=10V \times 0.2/100$). Αυτό σημαίνει ότι για οποιαδήποτε τάση εισόδου μπορεί να έχουμε ένα σφάλμα $\pm 20 \text{ mV}$.

Χρόνος μετατροπής (Conversion time). Ορίζεται ως ο χρόνος που απαιτείται για την ψηφιοποίηση της αναλογικής τάσης που εφαρμόζεται στην είσοδο του μετατροπέα A/D. Ο χρόνος μετατροπής είναι συνήθως ανάλογος του αριθμού των bits του μετατροπέα. Ο χρόνος μετατροπής αποτελεί ένα μέτρο της ταχύτητας ενός μετατροπέα A/D.

Ο χρόνος μεταξύ των διαδοχικών δειγμάτων της εισόδου του θα πρέπει να είναι μεγαλύτερος από το χρόνο μετατροπής (ή ισοδύναμα η μέγιστη συχνότητα δειγματοληψίας θα πρέπει να είναι μικρότερη από το αντίστροφο του χρόνου μετατροπής του).

Μετατροπέας A/D σε ολοκληρωμένο κύκλωμα



Μετατροπέας A/D διαδοχικών προσεγγίσεων των 8 bits
ADC0801 (National Semiconductors)

⇒ Οι ακροδέκτες $V_{in}(+)$ και $V_{in}(-)$ χρησιμοποιούνται για τη σύνδεση του αναλογικού σήματος. Στην απλούστερη χρήση του η αναλογική τάση εισόδου που πρόκειται να μετατρέψουμε συνδέεται στον ακροδέκτη $V_{in}(+)$ ενώ ο ακροδέκτης $V_{in}(-)$ συνδέεται στην αναλογική γη (ακροδέκτης 8).

Όταν η τάση τροφοδοσίας V_{cc} του Ο.Κ. είναι 5 V τότε η αναλογική είσοδος μπορεί να μεταβάλλεται από 0 έως 5V.

⇒ Είσοδος επιλογής \overline{CS} . Η ενεργοποίηση γίνεται με λογική τιμή “0”. Όταν αυτή η είσοδος είναι “1” τότε ο μετατροπέας A/D συμπεριφέρεται σαν να έχει αποσυνδεθεί ηλεκτρικά από οποιοδήποτε κύκλωμα και οι έξοδοι των δεδομένων βρίσκονται σε κατάσταση υψηλής αντίστασης (Hi-Z).

Τα ψηφιακά δεδομένα της μετατροπής εμφανίζονται στους ακροδέκτες 11 (D7 MSB) έως 18 (D0 LSB). Αυτές είναι έξοδοι υψηλής αντίστασης έτσι ώστε ο μετατροπέας A/D να μπορεί να συνδεθεί σε διαύλους δεδομένων υπολογιστικών συστημάτων.

⇒ Είσοδος \overline{WR} . Η είσοδος αυτή αντιστοιχεί στην είσοδο SC έναρξης της μετατροπής. Όταν επιλεγεί ο μετατροπέας A/D (\overline{CS} = “0”) και \overline{WR} = “0” και στην συνέχεια \overline{WR} = “1”, τότε αρχίζει η διαδικασία της μετατροπής.

⇒ Είσοδος \overline{RD} . Η είσοδος αυτή χρησιμοποιείται για την ανάγνωση (Read) των δεδομένων από τον μετατροπέα A/D. Όταν επιλεγεί ο ADC (\overline{CS} = “0”) και \overline{RD} = “0”, τότε οι έξοδοι των δεδομένων παύουν να βρίσκονται σε κατάσταση υψηλής αντίστασης και εμφανίζουν το αποτέλεσμα της μετατροπής.

- ⇒ Το O.K. διαθέτει εσωτερική γεννήτρια για το ρολόι λειτουργίας του. Για να το ενεργοποιήσουμε συνδέουμε εξωτερικά μία αντίσταση και ένα πυκνωτή στις εισόδους CLK R και CLK IN. Οι τιμές τους καθορίζουν τη συχνότητα λειτουργίας σαν $f=1/(1.1RC)$. Αν θέλουμε να συνδέσουμε εξωτερικά μία γεννήτρια, τη συνδέουμε στην είσοδο CLK IN. Οι συχνότητες λειτουργίας μπορούν να είναι από 100 KHz έως 640 KHz.
- ⇒ Έξοδος \overline{INTR} . Αυτή η έξοδος αντιστοιχεί στην EOC και δηλώνει το τέλος της μετατροπής, όταν πάρει τη λογική τιμή "0".
- ⇒ Το O.K. διαθέτει ξεχωριστές γειώσεις για τα αναλογικά του κυκλώματα (ακροδέκτης 8) και για τα ψηφιακά του κυκλώματα (ακροδέκτης 10). Ο λόγος ύπαρξής τους είναι για να αποφεύγονται οι θόρυβοι της ψηφιακής γείωσης να επηρεάζουν τη λειτουργία των αναλογικών τμημάτων με αποτέλεσμα μείωση των επιδόσεων του O.K.

⇒ Είσοδος $V_{ref}/2$: Αυτή η είσοδος χρησιμοποιείται, όταν η μέγιστη προς μετατροπή τάση είναι μικρότερη από 5 V. Όταν αυτός ο ακροδέκτης δεν συνδέεται (ανοικτός), τότε η τάση του είναι 2.5 V. Εφαρμόζοντας εξωτερικά μία συνεχή τάση, η εσωτερική τάση αναφοράς γίνεται το διπλάσιο αυτής της τιμής και αυτή θα είναι και η μέγιστη τιμή της τάσης εισόδου. Αν για παράδειγμα στην είσοδο $V_{ref}/2$ συνδέσουμε μια τάση 2 V, τότε η μέγιστη προς μετατροπή τάση θα είναι 4 V.

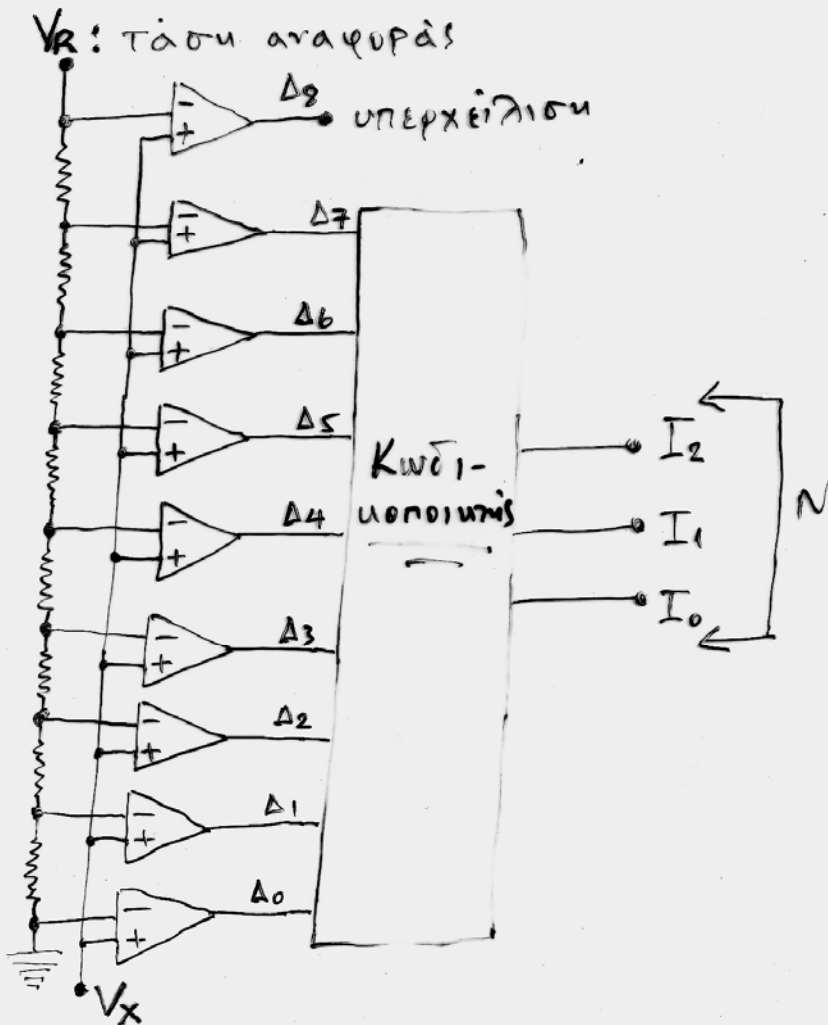
Το βήμα κβάντισης του ADC0801 για μέγιστη τάση εισόδου 5V θα είναι: $5V/(2^8-1)=19.6 \text{ mV}$.

Αναλογιοί-Ψηφιαίοι Μετατροπείς (ADC)

Ανάλογα με τη μέθοδο μετατροπής, διακρίνονται σε :

- παράλληλοι μετατροπείς
- μετατροπείς με διαδοχικές προσεγγίσεις
- μετατροπείς με μέτρηση παλμών

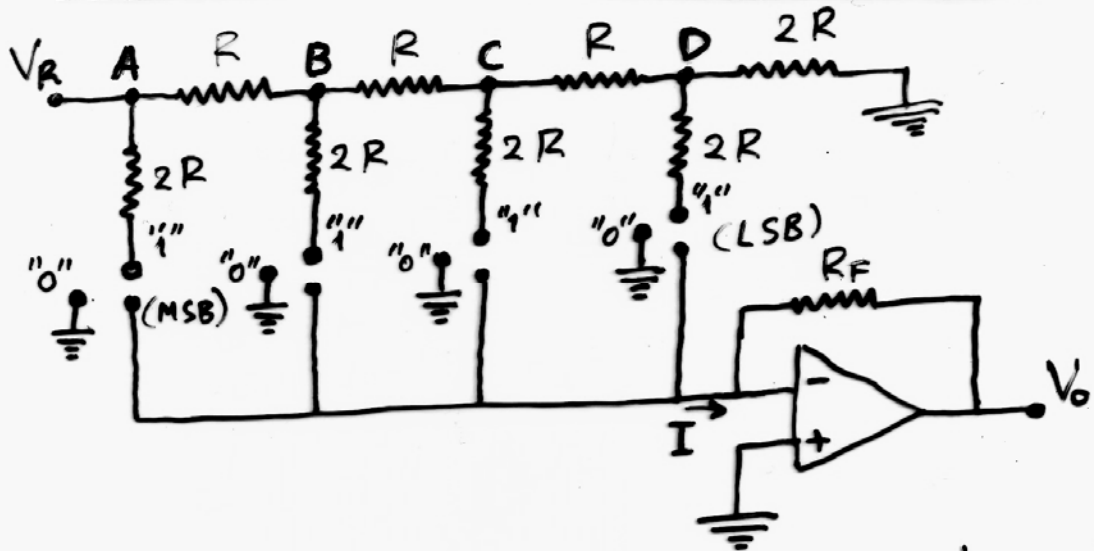
Παράλληλος μετατροπέας (Flash)



- Χρησιμοποιούνται συχριτές σε συνδυασμό με ένα δίητυο αντιστάσεων.
- Η τάση αναφοράς, V_R , στην κορυφή του διαιρέτη είναι η μέγιστη αναλογική τάση που μπορεί να μετατραπεί σε ψηφιακή τιμή.
- Ο διαιρέτης διαιρεί την V_R σε ίσες ποσο-
ζυγίες, στα σημεία των κόμβων, οι οποίες εφαρμόζονται στις αρνητικές εισόδους των συχριτών.
- Οι τάσεις αυτές συχρύνονται, με την τιμή της αναλογικής εισόδου V_x .
- Η είσοδος κάθε συχριτή γίνεται "1" όταν η V_x είναι μεγαλύτερη από την τάση αναφοράς στην αρνητική είσοδο, αλλιώς γίνεται "0".
- Ο χρόνος που χρειάζεται για να γίνει μια μετατροπή, είναι ο χρόνος διάδοσης του σήματος διαμέσω του συχριτή και των πυλών του κωδικοποιητή ($\sim 100 \text{ ns}$).
- Για αύξηση κατά ένα ψηφίο (I_2) της ακρίβειας μετατροπής, χρειάζεται να διπλασιαστούν τα υνδωμάτα των συχριτών.

Εφαρμογή: Αν $V_R = 8 \text{ V}$, και $V_x = 3,2 \text{ V}$
 $I_2 I_1 I_0 = ;$

(*) Ψηφιακο-αναλογικός (DA) μετατροπέας
 τύπου σκάλας $R-2R$ (αναστρέφει)



- Η τεχνολογία αυτή των DAC χρησιμοποιεί μόνο δύο τιμές αντιστάσεων.
- Χρησιμοποιούνται αντιστάσεις με μεγάλες τιμές, για τη μείωση των σφαλμάτων που οφείλονται στις αντιστάσεις διαρροής ($\approx 100\Omega$) των αναλογικών μεταγωγών.
- Οι μεταγωγείς οδηγούνται από ψηφιακό κώδικα.
- Η αναλογική τιμή είναι το αποτέλεσμα των ρευμάτων που καταλήγουν στην είσοδο "-" του ΤΕ (μετατροπή ρεύματος σε τάση).
- Αποδεικνύεται ότι :

$$V_A = V_R, \quad V_B = \frac{V_A}{2}, \quad V_C = \frac{V_B}{2}, \quad V_D = \frac{V_C}{2}$$

Εφαρμογή

Στο DAC τύπου σκάλας αναστροφής $R-2R$, οι αντιστάσεις $R = 1\text{ k}\Omega$, η αντιστάση ανάδρασης είναι $R_F = 1\text{ k}\Omega$, και η τάση αναφοράς είναι $V_R = 16\text{ V}$. Να προσδιοριστεί η τάση εξόδου V_o που παράγεται από την ψηφιακή είσοδο $(1011)_2$.

\Rightarrow Οι τάσεις στους κόμβους A, B, C, D είναι:

$$V_A = V_R = 16\text{ V}, \quad V_B = \frac{V_A}{2} = 8\text{ V}, \quad V_C = \frac{V_B}{2} = 4\text{ V}, \quad V_D = 2\text{ V}$$

- Τα αντιστοιχα ρεύματα που θα διαρρέουν τις αντιστάσεις $2R$, όταν οι διακόπτες είναι κλειστοί είναι:

$$I_A = \frac{V_A}{2R} = 8\text{ mA}, \quad I_B = 4\text{ mA}, \quad I_C = 2\text{ mA}, \quad I_D = 1\text{ mA}$$

- Επειδή η ψηφιακή είσοδος είναι $(1011)_2$, το bit που αντιστοιχεί στον διακόπτη S_B θα είναι λογικό "0" και το ρεύμα I_B θα οδύει από τον κόμβο B μέσω της αντιστάσης $2R$ προς την γη.

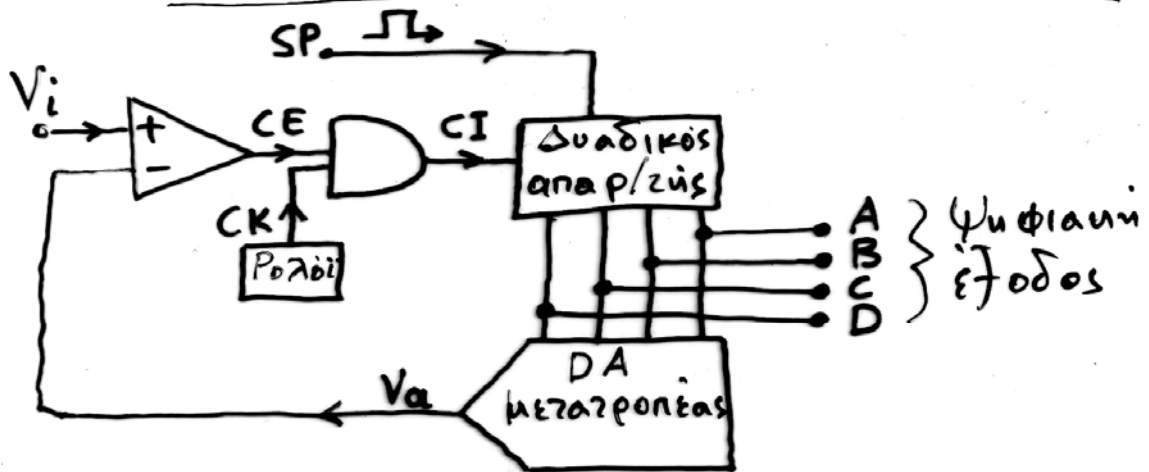
Άρα το συνολικό ρεύμα που θα διαρρέει την αντιστάση ανάδρασης R_F θα είναι:

$$I = I_A + I_B + I_C + I_D = (8 + 0 + 2 + 1) = \underline{\underline{11\text{ mA}}}$$

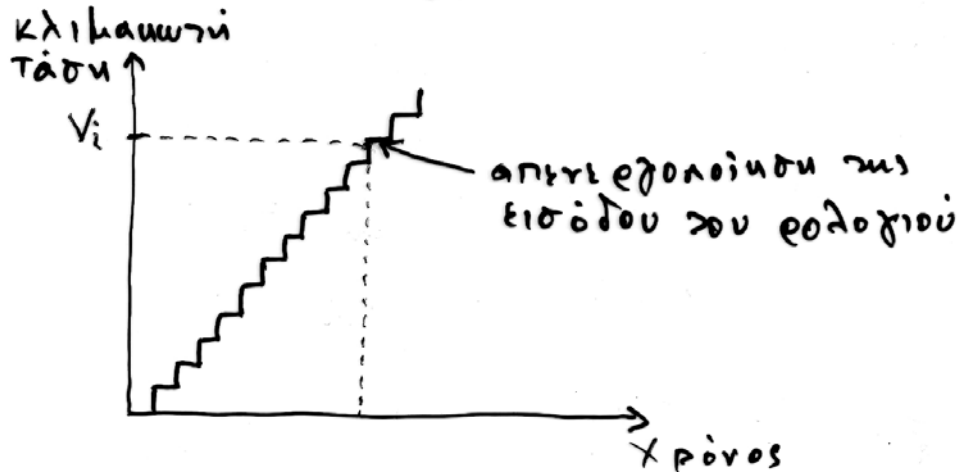
και επομένως η τάση εξόδου θα είναι:

$$V_o = I R_F = \underline{\underline{11\text{ Volts}}}$$

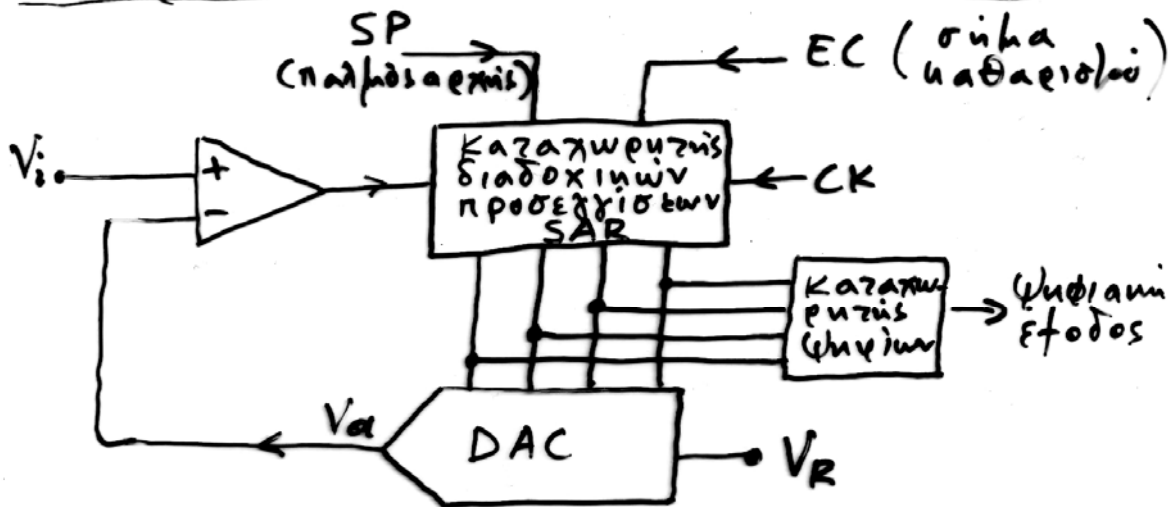
⊛ AD μετατροπείας μη αυτοέλεγχου



- Ο απαριθμητής, με την άψευ του παλμού ρολοι (SP), αρχίζει την απαρίθμηση.
- Το ψηφιακό αποτέλεσμα εισάγεται στο DA μετατροπεία και συγκρίνεται με την τάση εισόδου V_i .
- Όταν $V_a > V_i$, ο συγκριτής αλλάζει κατάσταση, η πύλη AND "κλείνει" και σταματάει η απαρίθμηση, ενώ τα δεδομένα περνάνε στην βαθμίδα ακιμώνισης.



Μετατροπέας AD με διαδοχικές προσεγγίσεις



Ο μετατροπέας αυτός είναι ένα είδος AD μετατροπέα με αυτοέλεγχο.

Ενώ στον προηγούμενο η ψηφιακή έξοδος αυτών γραμμικά (υπερκατωτά) από των ελάχιστη τιμή μέχρι να συμπέσει η ψηφιακή έξοδος με των αναλογική είσοδο, σε αυτόν ανιχνεύεται το ψηφιακό αποτέλεσμα με δυαδική ανίχνευση.

Σε κάθε κύκλο του ρολογιού (CK) καθορίζεται και ένα bit του ψηφιακού αποτελέσματος αρχίζοντας από το πιο σημαντικό (MSB) και τελειώνοντας στο ελάχιστο σημαντικό bit (LSB).

Διαδικασία εύρεσης ψηφιακού αποτελέσματος



V_{FSR} : μέγιστη τάση που μπορεί να δώσει ο DAC

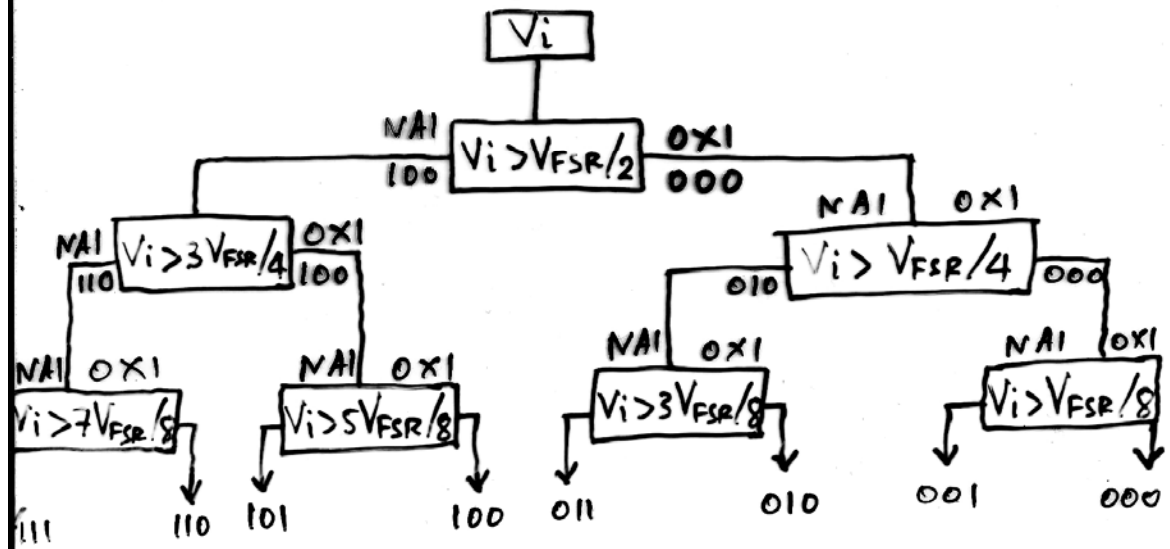
$$V_{FSR} = V_R \frac{(2^n - 1)}{2^n}$$

όπου n είναι το πλήθος των bits εφόδου

Η τάση εφόδου του DAC (V_a), γίνεται στην αρχή $\frac{V_{FSR}}{2}$ και συγκρίνεται με των V_i .

Αν $V_i > V_{FSR}/2$ τότε το πρώτο bit (MSB) της ψηφιακής εφόδου γίνεται "1", αλλιώς "0".

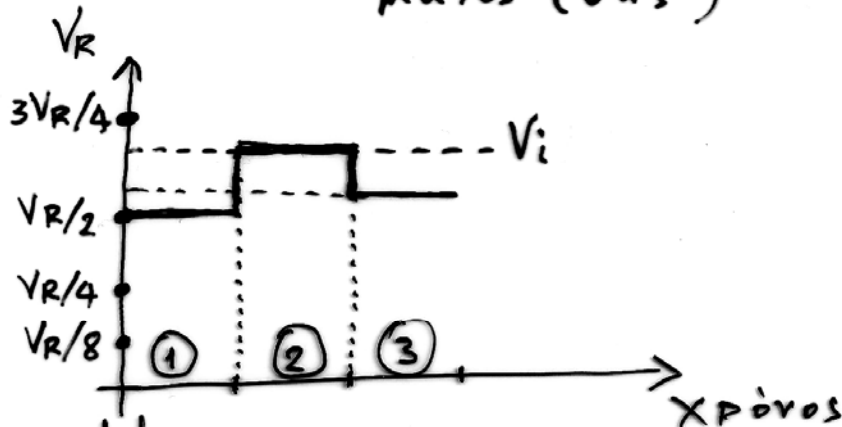
Στο παρακάτω σχήμα δίνεται το διάγραμμα ροής της λειτουργίας ενός SA-DAC για ψηφιακή εφόδο 3 bits.



- Η διαδικασία σύγκρισης (προυχούμενο διαγραμμάριους) συνεχίζεται για όλα τα ψηφία του καταχωρητή.
- Για τον έλεγχο κάθε ψηφίου χρειάζεται ένας παλμός χρονισμού.
- Όταν έχουν δομημαστέι όλα τα ψηφία, τότε το κύκλωμα ελέγχου ενεργοποιεί τον καταχωρητή εφόδου, και η πληροφορία που υπάρχει στις παράλληλες γραμμές εισόδου, μεταφέρεται και καταχωρείται στον καταχωρητή εφόδου.
- Η πληροφορία αυτή αντιστοιχεί στην αναδοχική τιμή του σήματος εφόδου.
- Ο μετατροπίας διαδοχικών προσεγγίσεων παρουσιάζει μεγάλη διακριτική ικανότητα και ταχύτητα. Η διαδικασία σύγκρισης ολοκληρώνεται σε η παλμούς εφοδου (η: πλίνθος των bits της ψηφιακής εφόδου).
- Η προς μετατροπή τάση V_i μπορεί να γραφεί ως των κορυφών:

$$V_i = V_R \frac{B_1 2^{n-1} + B_2 2^{n-2} + \dots + B_n 2^0}{2^n}$$
 όπου $(B_1 B_2 \dots B_n)_2$ η ψηφιακή εφόδος των n bits.

Παράδειγμα (συμπληρωτικό του διαγράμματος που είδαμε)



Διάγραμμα λειτουργίας ADC με διαδοχικές προσεγγίσεις, με $n=3$ bits.

Φάση ①: Η V_i συγκρίνεται με την $V_R/2$
(θεωρείται ότι $V_{FSR} \equiv V_R$)^{*}

$$V_i > \frac{V_R}{2} \Rightarrow \underline{B_1 = "1"} \text{ (MSB)}$$

Φάση ②: Η V_i συγκρίνεται με την $B_1 \cdot \frac{V_R}{2} + \frac{V_R}{4}$

$$V_i < \frac{V_R}{2} + \frac{V_R}{4} \Rightarrow \underline{B_2 = "0"}$$

Φάση ③: Η V_i συγκρίνεται με την

$$B_1 \cdot \frac{V_R}{2} + B_2 \cdot \frac{V_R}{4} + \frac{V_R}{8}$$

$$V_i > \frac{V_R}{2} + 0 + \frac{V_R}{8} \Rightarrow \underline{B_3 = 1} \text{ (LSB)}$$

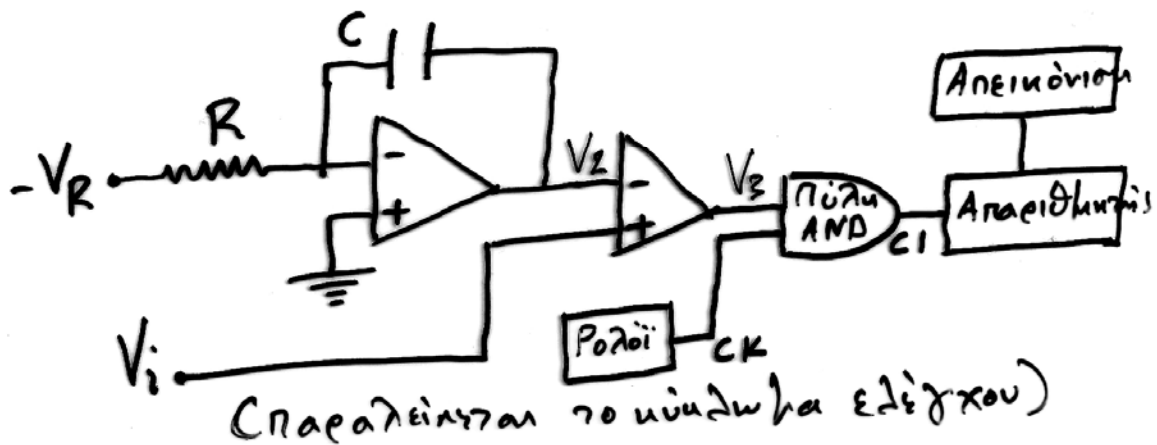
Συνεπώς η ψηφιακή τιμή είναι: $(101)_2$

$$\text{και } V_i = V_R \frac{(101)_2}{2^3}$$

^{*} για $n=8$
 $V_R = V_{FSR}$ ή σφαι-
ρα 1/256

AD μετατροπείς κέρυσης παλμών

(α) AD μετατροπέας απλής υλίσσης



- Ο μετατροπέας αυτός βασίζεται στην λειτουργία του στη συνεχή σύγκριση, του προς μετατροπή αναλογικού σήματος, με μια σταθερά μεταβαλλόμενη τάση.
- Ο χρόνος που παρεμβάλλεται μεταξύ του σημείου εμφάνισης της μεταβαλλόμενης τάσης και του σημείου συνάντησής της με την προς μετατροπή αναλογική τάση, είναι ένα κέρτος της αναλογικής τάσης.
- Με την εφαρμογή του παλμού αρχής ($t_0=0$) ενεργοποιείται η διαδικασία της κέρυσης. Την ίδια χρονική στιγμή η πύλη ανοίγει ώστε να αφύσει να περάσουν οι παλμοί χρονισμού στον απαριθμητή.

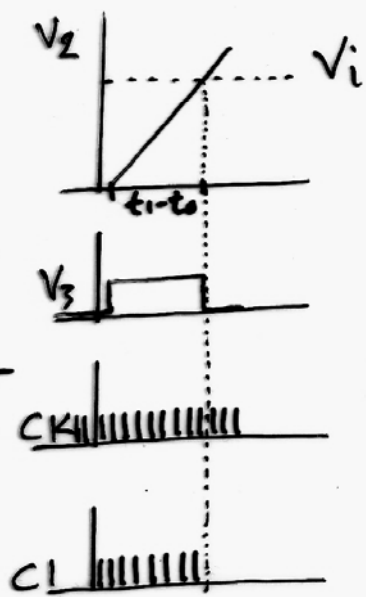
- Την χρονική στιγμή t_1 όπου $V_2 = V_i$, ο συχνοτικός εντεροποιείται και κλείνει την πύλη.
- Ο αριθμός των παλμών N του σήματος χρονισμού περιόδου T που υπολογίζεται κατά την διάρκεια του χρονικού διαστήματος $t_1 - t_0$ είναι ανάλογο της V_i :

$$\frac{\Delta V}{\Delta t} = \frac{V_R}{RC} \Rightarrow \frac{V_i - 0}{t_1 - t_0} = \frac{V_R}{RC} \Rightarrow V_i = \frac{V_R}{RC} \cdot (t_1 - t_0)$$

$$\Rightarrow V_i = \frac{V_R}{RC} \cdot T \cdot N$$

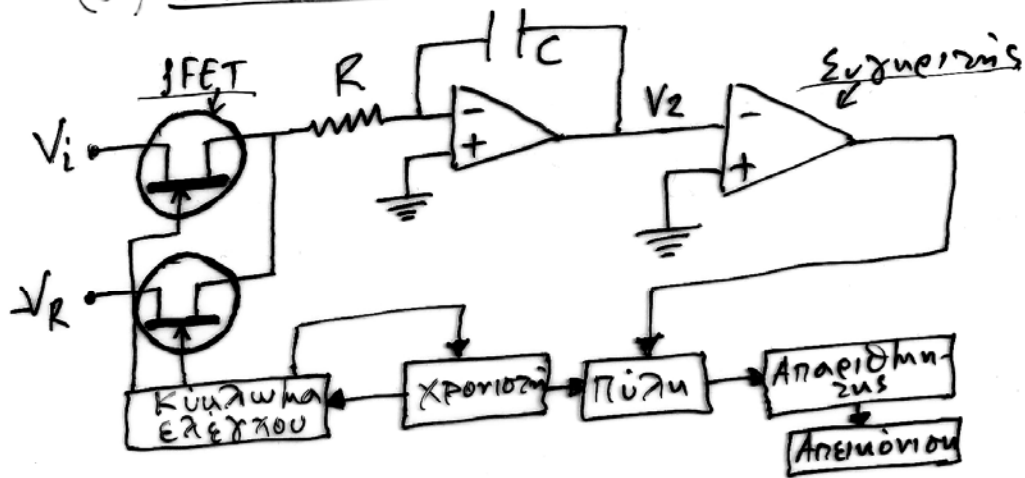
Παράδειγμα

Αν $f_c = 1 \text{ MHz}$, $R = 22 \text{ k}\Omega$, $C = 10 \text{ nF}$ και $V_R = 2,2 \text{ V}$, για $V_i = 1 \text{ V}$ να βρεθεί ο αριθμός των παλμών N και να υπολογιστεί ο χρόνος απ'ευθείας απεικόνισης της μετρούμενης τάσης V_i .



- Ο παραπάνω ADC παρουσιάζει μεγάλο χρόνο μετατροπής ($0,1 - 100 \text{ ms}$), καθώς επίσης και προβλήματα σφαλμάτων λόγω των μεταβολών των R και C με την θερμοκρασία.

(6) AD μετατροπείας διπλής τάσης



• Ο μετατροπείας αυτός βασίζεται στην λειτουργία του στην χρησιμοποίηση δύο τάσεων αναρreichουσ. Μία για να μετρά μια σταθερή, αριθμητική τάση αναφοράς και μία για να μετρά την προς μετατροπή αναλογική τάση.

• Η μετατροπή γίνεται σε δύο στάδια:

1. Η V_i εφαρμόζεται στην είσοδο του ολοκληρωτή κατά την διάρκεια ενός χρονικού διαστήματος t_1 ίσου με N_1 περιόδους χρονισμού T .

$$V_2 = -\frac{1}{RC} \int_0^{t_1} V_i dt = -\frac{V_i}{RC} t_1 = -\frac{V_i}{RC} N_1 T \quad (1)$$

2. Στι συνέχεια πραγματοποιείται μεταγωγή της εισόδου του ολοκληρωτή σε τάση αναφοράς $-V_R$, με αντίθετη πολικότητα από την V_i .

Η ολοκλήρωση πραγματοποιείται μέχρι η τάση εξόδου γίνει μηδέν ($V_2=0$), την χρονική στιγμή t_2 .

Αν N ο αριθμός των περιόδων χρονισμού T , που υπολογίζονται κατά την διάρκεια του δεύτερου σταδίου τότε:

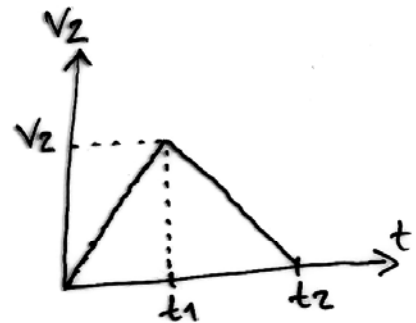
$$\Delta V = -\frac{1}{RC} V_R \Delta t \Rightarrow 0 - V_2 = \frac{V_R}{RC} (t_2 - t_1) \Rightarrow$$

$$\Rightarrow V_2 = -\frac{V_R}{RC} NT \quad (2)$$

(1) κ' (2) $\Rightarrow \underline{V_i N_i = V_R N}$ ✓ V_R, t_1 : σταθερές

- χρησιμοποιείται σε ψηφιακά βολτόμετρα και άλλα όργανα.

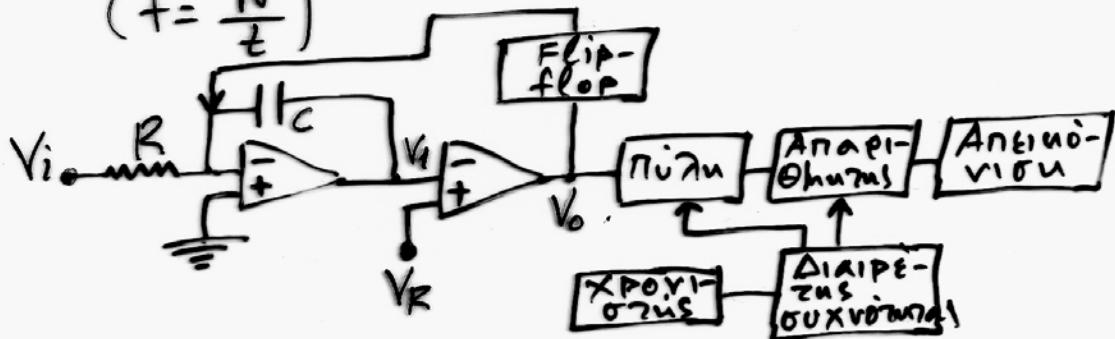
- χαμηλό κόστος
- δεν εξαρτάται από μεταβολές R, C λόγω θερμοκρασίας
- υψηλή διακριτική ικανότητα, 1kV
- μικρή ταχύτητα μετατροπής 100 us, ιδανικός για αργές μεταβολές



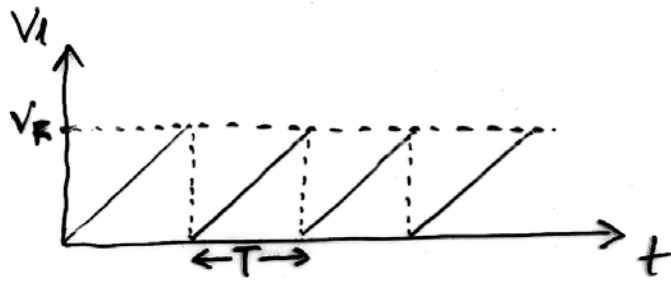
(γ) AD μετατροπής τάσης σε συχνότητα

Ο μετατροπής αυτός βασίζεται στην λειτουργία του στην μετατροπή της τάσης εισόδου V_i σε ένα περιοδικό σήμα που είναι ανάλογο αυτής, με συχνότητα f .

Επι συνεχεία μετράται η τιμή της f υπολογίζοντας τον αριθμό των περιόδων σε συγκεκριμένο χρονικό διάστημα ($f = \frac{N}{t}$)



- Η τάση V_i εφαρμόζεται στην είσοδο του ολοκληρωτή, και δημιουργεί μια τάση σταθερής κλίσης V_1 .
- Όταν η V_1 φτάσει την V_R , $V_1 = V_R$, (όπου V_R είναι τάση αναφοράς), τότε ο συγκεκριμένος δρόμος αποφορτίζοντας ταχύτητα του πυκνωτή C , και ο κύκλος συνεχίζεται.



- Αν T η περίοδος του λαμβανόμενου σήματος, τότε:

$$\frac{\Delta V}{\Delta t} = \frac{V_i}{RC} \Rightarrow \frac{V_R - 0}{T} = \frac{V_i}{RC} \Rightarrow$$

$$\Rightarrow \underline{V_i = RC \cdot V_R \cdot f} \sim \left(f = \frac{1}{T} \right)$$

→ και επίσης $f = \frac{N}{t}$ όπου N : ολικός αριθμός κύκλων και t : ολικός χρόνος.

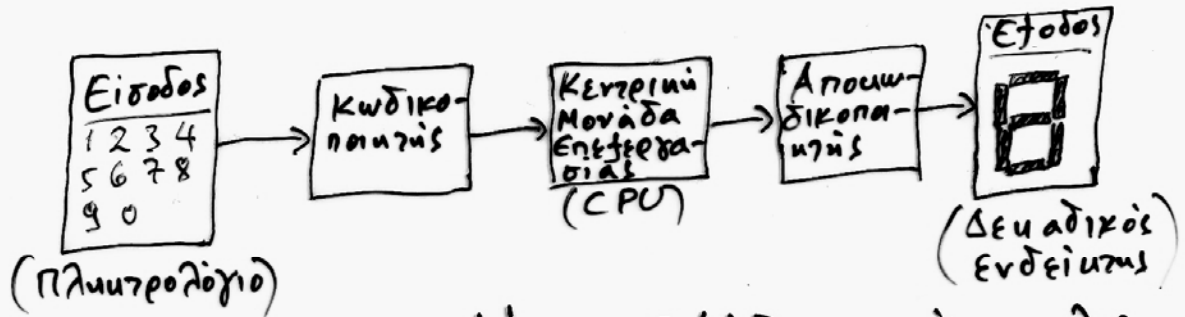
✓ Αν ο χρόνος ολοδύρωσης είναι πολύ μικρότερος του $20\mu\text{s}$ (χρόνος που αντιστοιχεί στην συχνότητα δικτύου 50Hz) τότε τα παρασιτικά σήματα δεν ενωματοποιούνται στο αποτέλεσμα.

✓✓ Η αριβεία αυτού του μετατροπεία παρακίνησι συνδεθύνει με την αριβεία και σταθερότητα του ολοδύρωτη, της τάσης αναφοράς και του χρονισμού.

Είναι δύσκολο να πραγματοποιηθεί ένας σταθερός χρονιστής αριβείας με χρονική διάρκεια αρκετών μηνών.

ΨΗΦΙΑΚΗ ΑΠΕΙΚΟΝΙΣΗ

Ψηφιακή απεικόνιση - Αποκωδικοποίηση



- Βασικό διάγραμμα βαθμίδων ενός υπολογιστή τσέπυ.

- Ο κωδικοποιητής μεταφράζει τον δεκαδικό αριθμό που σχηματίζεται στο πλητρολόγιο σε ένα δυαδικό κώδικα (π.χ. BCD (8421)).
- Η CPU εκτελεί την πράξη στο δυαδικό σύστημα και εφάρμοζει το αποτέλεσμα στον δυαδικό κώδικα.
- Ο αποκωδικοποιητής μεταφράζει το αποτέλεσμα σε έναν ειδικό κώδικα που φωτίζει κάποιους τομείς στον ενδείκτη επτά ψηφίων που ειμονίζεται.

Ενδείκτης

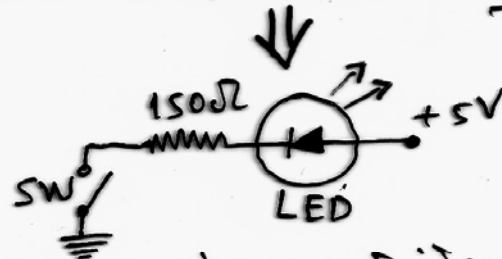
- 7 ψηφίων
- 16 ψηφίων
- κίττα φωτεινών σημείων
π.χ. 5x7



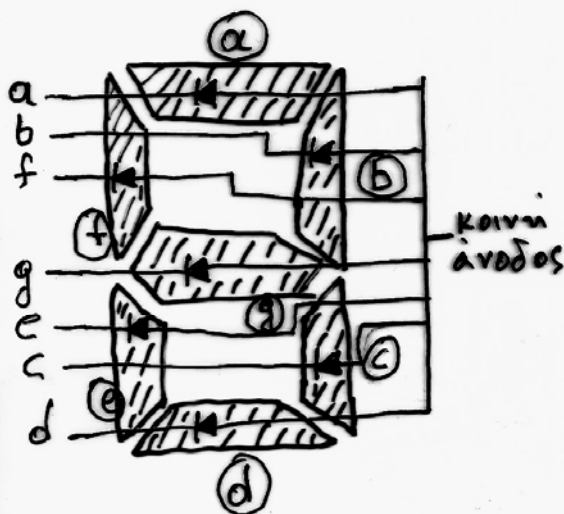
Οι ενδείξεις κατασκευάζονται χρησιμοποιώντας διάφορες τεχνολογίες:

- κίβη πυράιωσης
- λυχνία εκκένωσης αερίου
- δίοδος LED
- υγροί κρύσταλλοι LCD

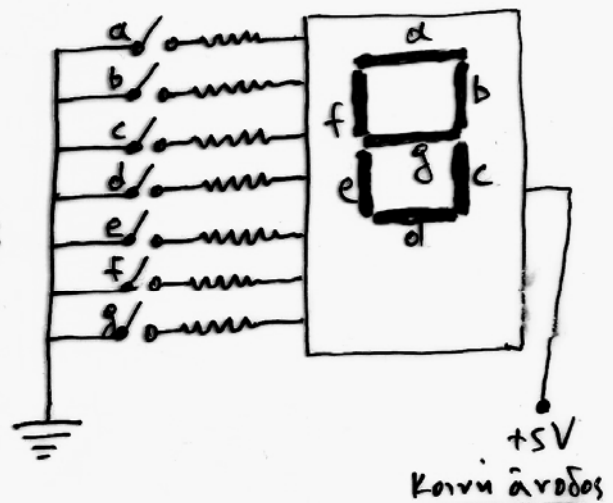
- Απαιδιότητα κώδικα BCD σε κώδικα 7 ψηφίων (χρήση LED)



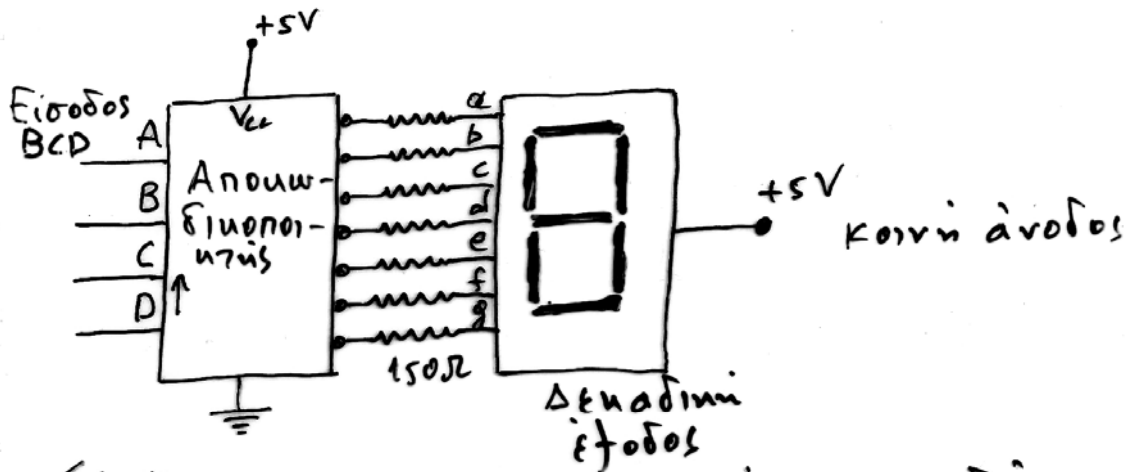
Λειτουργία της δίοδου φωτοεκπομπής



Σύνδεση ενδείκτη 7 ψηφίων με δίοδους LED



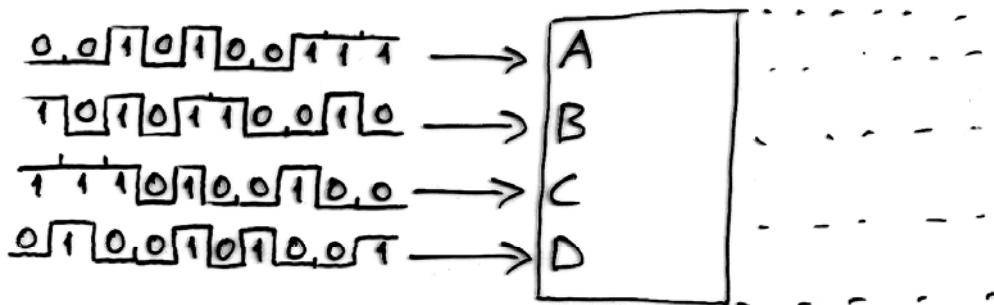
Λειτουργία του ενδείκτη 7 ψηφίων με LED



Σύνδεση αποωδικοποιητή και ένδειξης 7 ψηφίων.

Εφαρμογή

Να καταγραφεί η δεκαδική ένδειξη του ένδειξης 7 ψηφίων για κάθε συνδυασμό παλμών στην είσοδο του αποωδικοποιητή.



* Όταν η απεικόνιση ενός οργάνου περιλαμβάνει περισσότερα του ενός ψηφία, τότε επαναλαμβάνεται ισάριθμες φορές το ψήφιο αποωδικοποίησης-απεικόνισης (κεκοινή άνοδος).

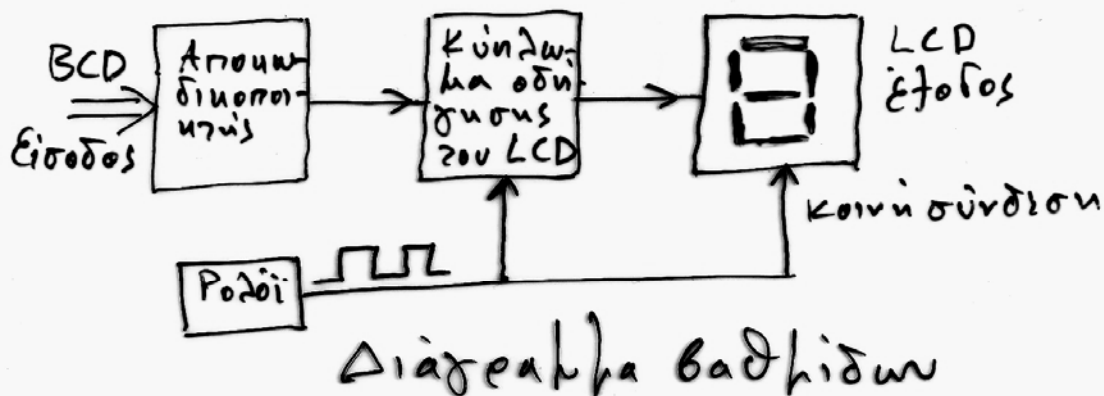
- Αποωδιοποίηση υγδίκα BCD σε υγδίκια 7 ζημηάτων (χρήση LCD)

- Ενδείκτες υγρών κρυστάλλων (LCD)
με επίδραση πεδίου
 - εφαιρζτινά χαμηλή κατανάδωση ισχύος
 - μεγάλη διάρκεια ζωής
 - απαιτούν εφωζειυό φωτισμό

• Χωρίς την επίδραση ηλεκτρικού πεδίου το εισερχόμενο φως ανακλάται και επιστρείφει (εφέρεχεται) χωρίς να επιρρέαζεται.

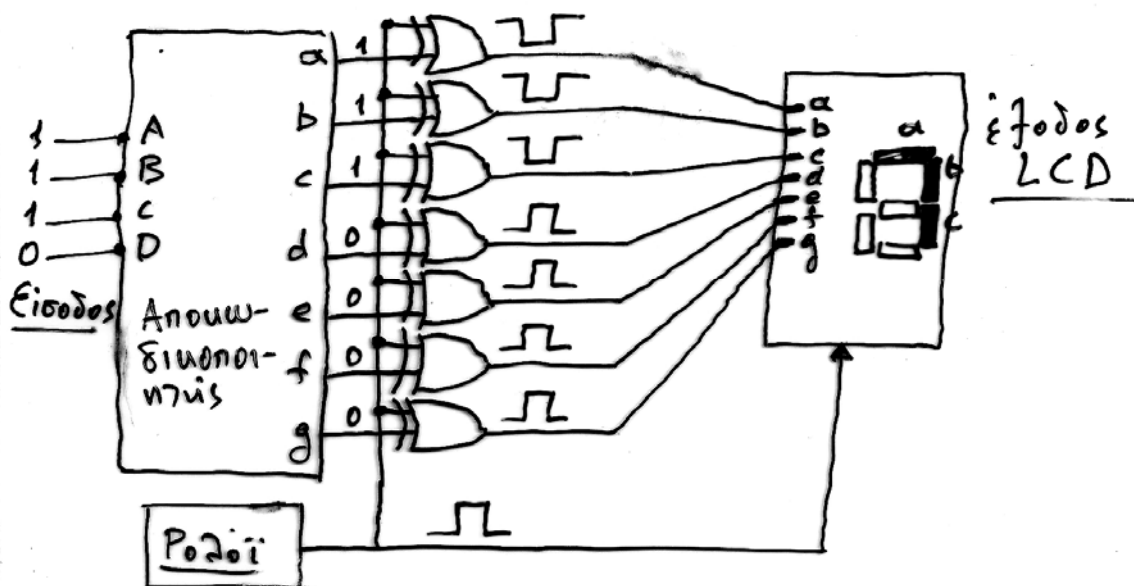
• Με την επίδραση ηλεκτρικού πεδίου το εισερχόμενο φως απορροφάται (από τον υαζω πολωτή) και δέν εφέρεχεται, Έτσι το αντίστοιχο ζημηά (a, b, c, ...) απουάει μαύρο χρώμα σε ασκή υποβάθρο

Οδηγηση των ενδείξεων LCD



- Ο αποκωδικοποιητής μετατρέπει τον εισερχόμενο αριθμό BCD στον κώδικα που απαιτεί ο ενδείκτης 7 ψηφίων.
- Στη συνέχεια η μονάδα οδήγησης δέχεται τετραγωνικό σήμα συχνότητας 100 Hz από ένα ρολοί και στέλνει τα σήματα αντεστραφηνίνα ($\Delta\phi=180^\circ$) μόνο στους τομείς του ενδείκτη LCD που πρέπει να ενεργοποιηθούν.
- Η μονάδα οδήγησης στέλνει το τετραγωνικό σήμα όπως είναι στους τομείς που δεν πρέπει να ενεργοποιηθούν (ηλεκτρικό κενό κωδών).

Λεπτομέρεια διαγράμματος απομωδισμού και οδηγίας ενός ενδείκτη LCD:



- Ο απομωδιστής μεταφράζει την είσοδο BCD και ενεργοποιεί τις εξόδους a, b, c στην λογική κατάσταση "1", οδηγώντας τον ενδείκτη να εμφανίσει το αριθμό 7.
- Το ζήνμα οδηγίας περιλαμβάνει επτά πύλες XOR δύο εισόδων. Το ζήτημα διαβιβάζεται στην πάνω είσοδο κάθε πύλης!
- Αν η κάτω είσοδος κάποιας πύλης είναι στην λογική κατάσταση "0", τότε το σήμα περνά από την πύλη χωρίς αλλαγή (είναι σε φάση με το σήμα του ρολογιού).
- Αν όμως η κάτω είσοδος κάποιας πύλης είναι σε κατάσταση "1", τότε το σήμα αντιστρέφεται και έτσι παράγεται στην έξοδο της πύλης σήμα με $\Delta\phi = 180^\circ$ ως προς το σήμα του ρολογιού (υπάρχει ηλεκτρονικό κείμενο στα αντίστοιχα ζήνηματα \rightarrow ενεργοποίηση).